

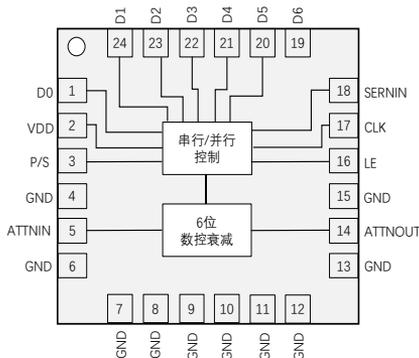
### 性能特点

- 工作频段：0.1GHz~6GHz
- 低插损：0.5dB @0.1GHz~2GHz (typ)  
0.9dB @2GHz~4GHz (typ)  
1.4dB @4GHz~6GHz (typ)
- 衰减范围：0.5dB~31.5dB
- 封装尺寸：24引脚QFN, 4mmx4mm

### 典型应用

- 移动基础设施
- 卫星通信
- 微波
- 仪器仪表

### 功能框图



### 概述

SIAT083SP4为一款六位数控衰减器芯片，频率范围覆盖0.1GHz~6GHz，插入损耗低于1.4dB典型值。衰减精度高，衰减步进0.5dB，3V偏置电压。

SIAT083SP4型衰减器采用24引脚4mmx4mm表贴无引线塑料封装。引脚焊盘镀层为Sn或NiPdAu。

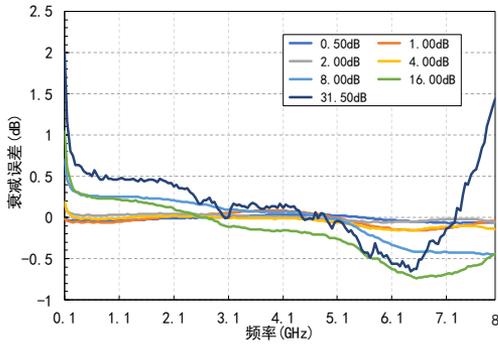
### 电性能表 (TA=+25°C, VDD=3.3V)

参数名称	工作条件	最小值	典型值	最大值	单位
频率范围		0.1		6	GHz
插损	0.1GHz~2GHz		0.5	0.8	dB
	2GHz~4GHz		0.8	1.3	dB
	4GHz~6GHz		1.3	1.8	dB
衰减范围	0.2GHz~6GHz	0.5		31.5	dB
衰减精度	0.2GHz~6GHz	-0.5		1	dB
输入输出回波损耗			20		dB
偏置电压 (VDD)			3		V
偏置电流 (IDD)				1	mA
0.1dB压缩点输入功率 (P0.1dB)			21		dBm
输入三阶截取点			TBD		dBm
切换时间 (插损态至最大衰减态)	10% to 90% RF output		240		ns
切换时间 (最大衰减态至插损态)	10% to 90% RF output		100		ns
开关时间	50% Vctl to 10%/90% RF output		300		ns
推荐输入功率				20*	dBm

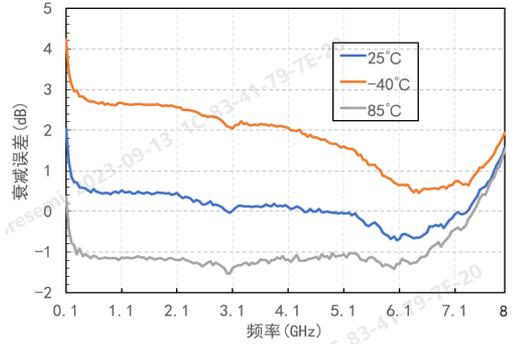
\*该指标仅为工程验证批参考数据，正式量产批该指标为23dBm

测试曲线

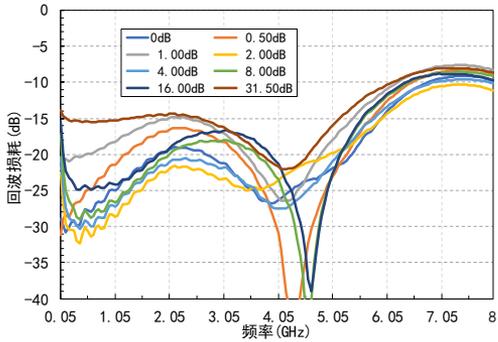
衰减误差 VS 频率



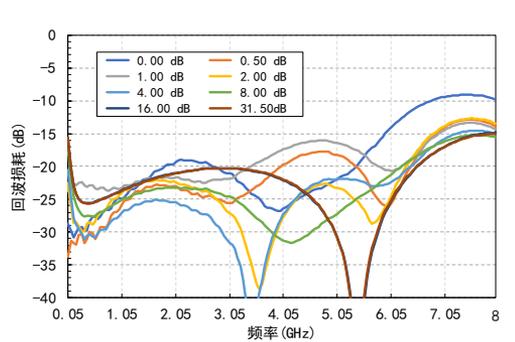
衰减误差 VS 频率@31.5dB



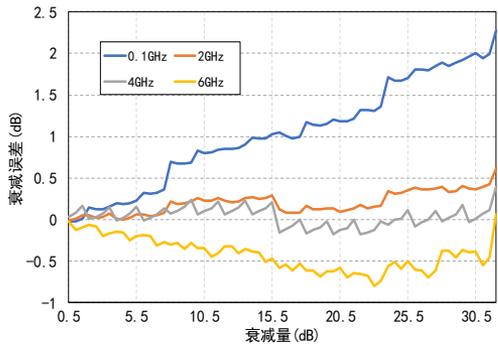
输入回波损耗 VS 频率



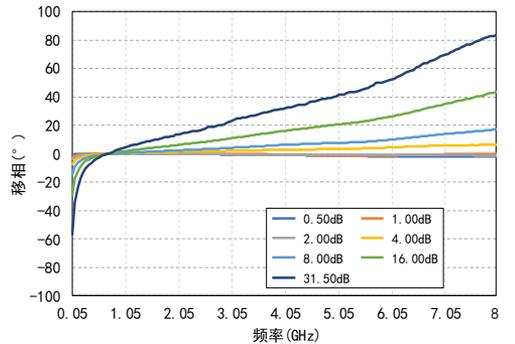
输出回波损耗 VS 频率



衰减误差 VS 衰减量

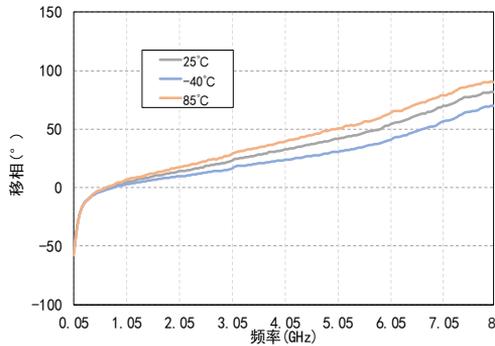


移相 VS 频率

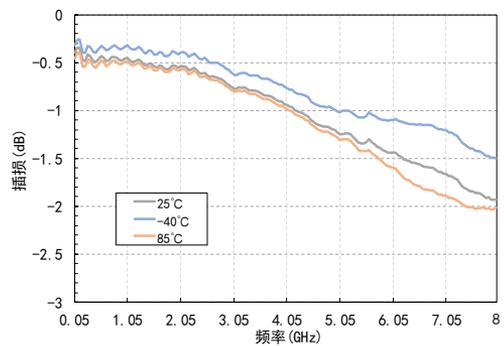


**测试曲线**

移相 VS 频率@31.5dB



插损 VS 频率


**工作参数**

偏置电压VDD	3V~3.3V
控制电压VCTL	0V~0.3V (Low) 3V~3.3V (High)
工作温度	-40°C~+85°C

控制端口: D0~D5、P/S、LE、CLK、SERIN

**绝对最大额定值**

射频输入功率	+22dBm*
偏置电压 VDD	-0.3V~3.6V
控制电压 VCTL	-0.5 V~VDD+0.3V
存储温度	-65°C~+150°C

\*该指标仅为工程验证批参考数据, 正式量产批该指标为26dBm

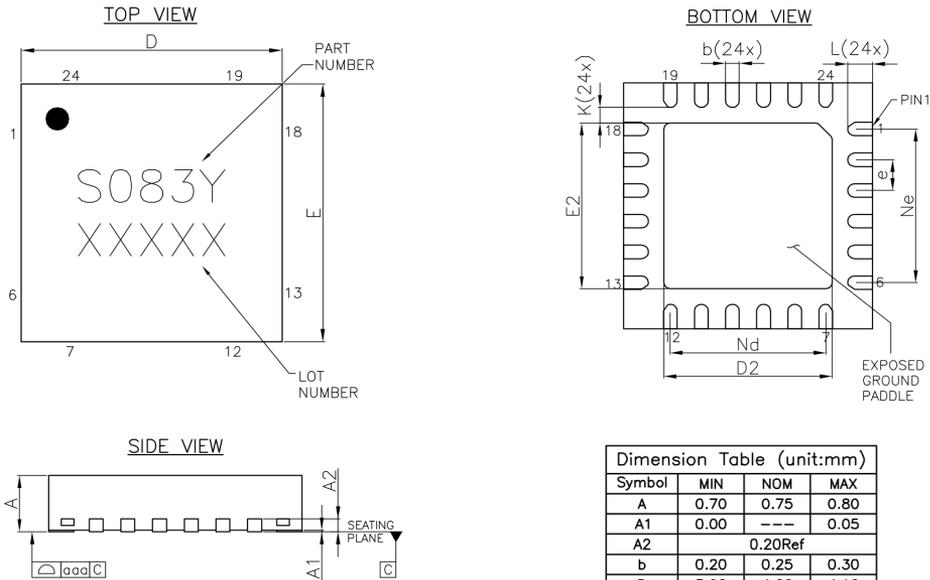
**封装信息**

型号	封装材料	焊盘镀层	MSL等级 <sup>[1]</sup>	封装标识 <sup>[2]</sup>	环保要求
SIAT083SP4	绿色树脂化合物	Sn或NiPdAu	MSL 3	S083 XXXXX	符合RoHS

<sup>[1]</sup> 最高回流焊温度260°C

<sup>[2]</sup> XXXXX为批号

## 外形尺寸



Symbol	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	---	0.05
A2	0.20Ref		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
D2	2.60	2.70	2.80
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.60	2.70	2.80
K	0.20	---	---
L	0.30	0.40	0.50
aaa	0.08		

说明:

1. 单位: mm
2. 引线框架材料: 铜合金
3. 封装表面翘曲: 不大于 0.05mm
4. 所有接地引脚请连接PCB射频地

## 引脚定义

引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	D0	控制端0口	13	GND	射频地
2	VDD	直流偏置	14	ATTNOUT	射频输出, 无隔离电容
3	P/S	串并选择端	15	GND	射频地
4	GND	射频地	16	LE	使能端
5	ATTNIN	射频输入, 无隔离电容	17	CLK	时钟端
6	GND	射频地	18	SERNIN	串行数据输入
7	GND	射频地	19	D6	空置
8	GND	射频地	20	D5	控制端5口
9	GND	射频地	21	D4	控制端4口
10	GND	射频地	22	D3	控制端3口
11	GND	射频地	23	D2	控制端2口
12	GND	射频地	24	D1	控制端1口

注: 使用串口控制时, 并口D0~D6须接地或上拉电源, 不能“悬空”。

成都仕芯半导体有限公司 Tel:028-62680968 Fax: 028-62680967 E-mail:info@sicoresemi.com

地址: 成都市高新西区百川路9号中电科航空电子产业园1号楼

网址: www.sicoresemi.com

## 真值表

控制端口状态						衰减状态 (dB)
D5	D4	D3	D2	D1	D0	
Low	Low	Low	Low	Low	Low	零态
Low	Low	Low	Low	Low	High	0.5
Low	Low	Low	Low	High	Low	1.0
Low	Low	Low	High	Low	Low	2.0
Low	Low	High	Low	Low	Low	4.0
Low	High	Low	Low	Low	Low	8.0
High	Low	Low	Low	Low	Low	16.0
High	High	High	High	High	High	31.5

上述状态的任何组合将提供近似等于所选位的总和的衰减

## 控制模式选择

P/S状态	控制模式
Low	并行
High	串行

P/S引脚必须保持在一种有效的逻辑状态下 (High或Low)，不得保持浮动状态

## 串行控制输出

当P/S引脚设置为高电平时，串行控制接口激活。

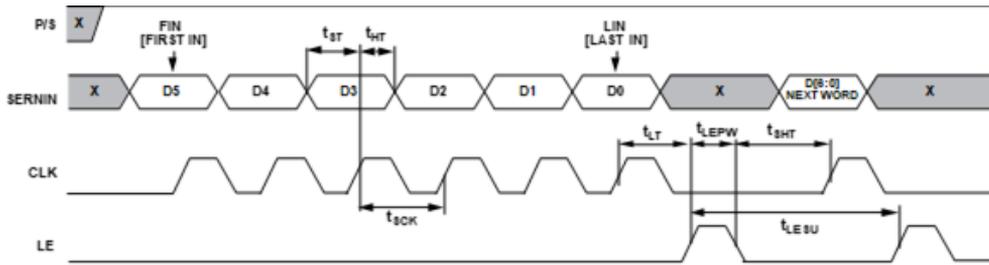
串行模式中，六位串行数据首先在CLK边缘上升到移位寄存器时被时钟设置为最高位，然后必须将LE切换为高电平以将新的衰减状态锁定。必须将LE设置为低电平，以便将一组六位数据写入移位寄存器，因CLK被屏蔽，以防止在LE保持高的情况下衰减值发生变化。

在串行模式操作中，串行控制输入 (LE、CLK、SERIN) 和并行控制输入 (D0至D5) 必须始终保持在有效的逻辑水平 (High或Low)，并且不得保持浮动。如果驱动这些输入线路的设备在休眠期间出现高阻抗，建议将并行控制输入连接到接地，并在所有串行控制输入线路上使用下拉电阻。

## 射频输入输出

本衰减器是双向的；ATTIN和ATTNOUT引脚可作为射频输入和输出端口互换。衰减器在输入和输出端内部匹配到50Ω；因此，无需外部匹配。射频管脚是直流耦合的；因此，射频线路上需要直流阻断电容器。

### 控制模式选择



串行控制时序图

### 并行控制输出

并行控制端口有六个数字控制输入（D5至D0），用于设置衰减值。D5是选择16dB衰减的最高有效位，D0是选择0.5dB衰减的最低有效位。

在并行模式操作中，串行控制输入（LE、CLK、SERNIN）和并行控制输入（D0至D5）必须始终保持在有效的逻辑水平（High或Low），不得保持浮动。如果驱动这些输入线路的器件在休眠期间阻抗过高，建议将串行控制输入连接到接地，并在所有并行控制输入线路上使用下拉电阻。

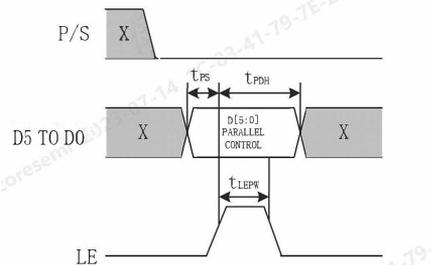
将P/S设置为低电平可以启用并行模式。并行操作有两种模式：直接并行模式和锁存并行模式。

#### 直接并行模式

对于直接并行模式，LE必须保持在高电位。直接使用控制电压输入（D0到D5）更改衰减状态。此模式非常适合手动控制衰减器，并使用硬件、开关或跳线。

#### 锁存并行模式

更改控制电压输入（D0至D5）以设置衰减状态时，LE端口必须保持低电位（Low）。设置所需状态时，必须将LE切换为高电位（High），以将7位数据传输到衰减器阵列的旁路开关，然后切换为低电位，以将更改锁存到器件中。



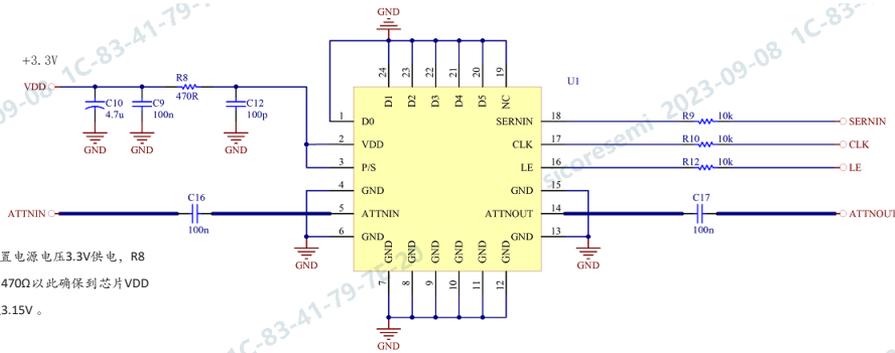
锁存并行模式时序图

### 加电顺序及状态

1. GND通电。
2. VDD通电。
3. 接通数字控制输入（数字控制输入的相对顺序不重要）。
4. 接通射频输入。
5. 对于锁存并行模式，必须切换LE。只要输入在接地和VDD后通电，数字输入的相对顺序就不重要了。

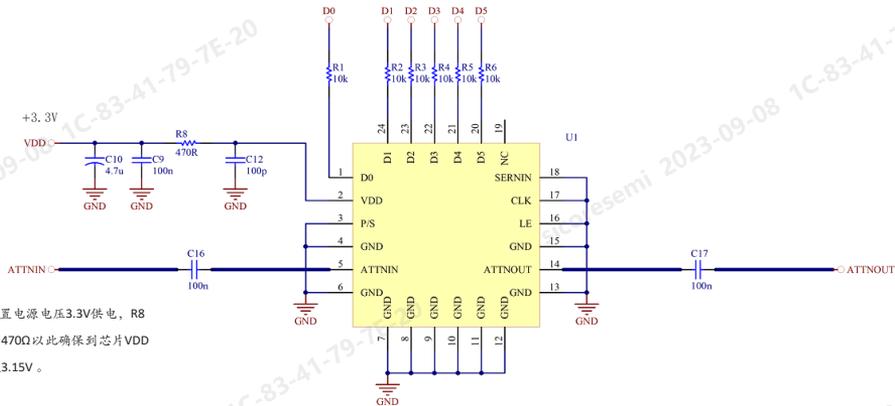
当通电时，LE设置为低时，设备的逻辑状态为最大衰减。衰减器在通电约200ms后锁定在所需的通电状态。

典型应用电路—串行控制



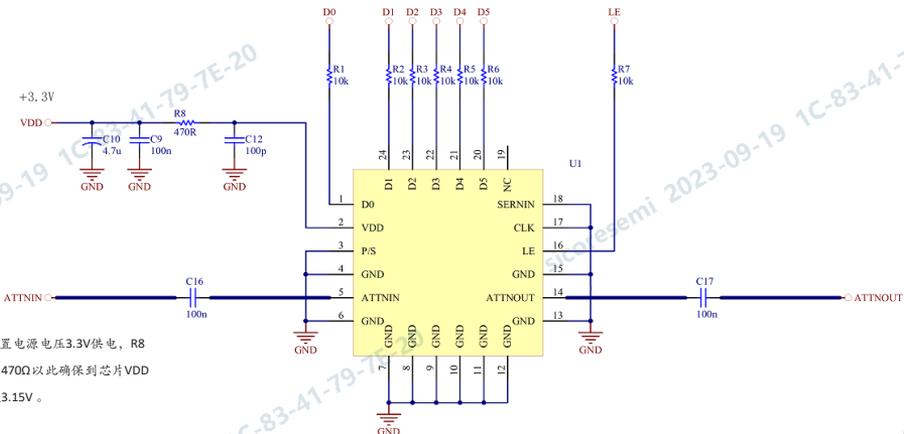
注：VDD端口偏置电源电压3.3V供电，R8电阻阻值不低予470Ω以此确保到芯片VDD端口电压不超过3.15V。

典型应用电路—直接并行控制



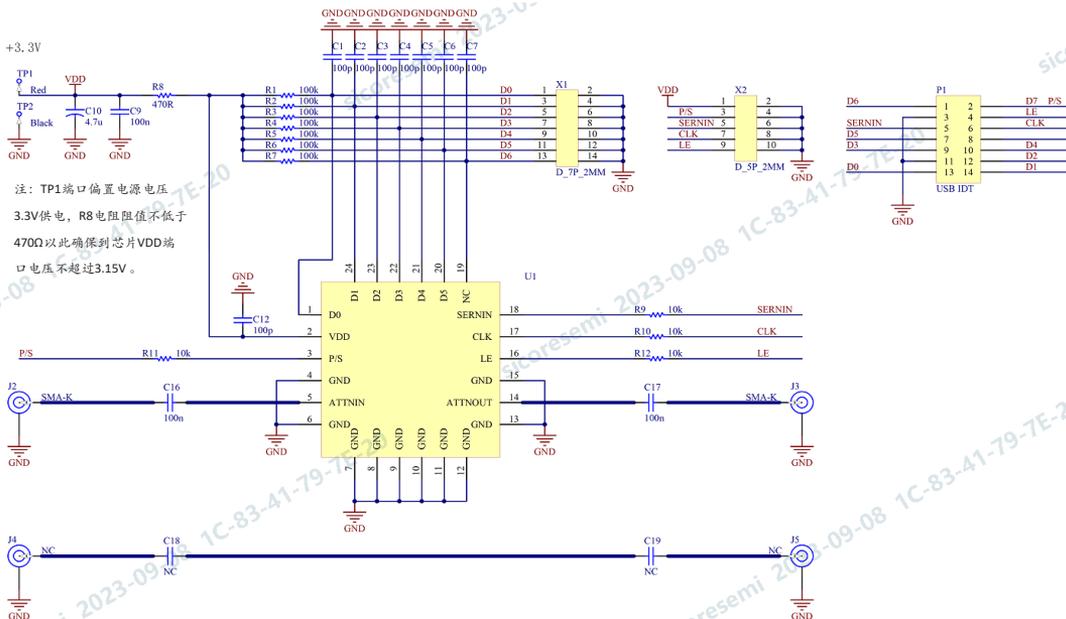
注：VDD端口偏置电源电压3.3V供电，R8电阻阻值不低予470Ω以此确保到芯片VDD端口电压不超过3.15V。

典型应用电路—锁存并行控制



注：VDD端口偏置电源电压3.3V供电，R8电阻阻值不低予470Ω以此确保到芯片VDD端口电压不超过3.15V。

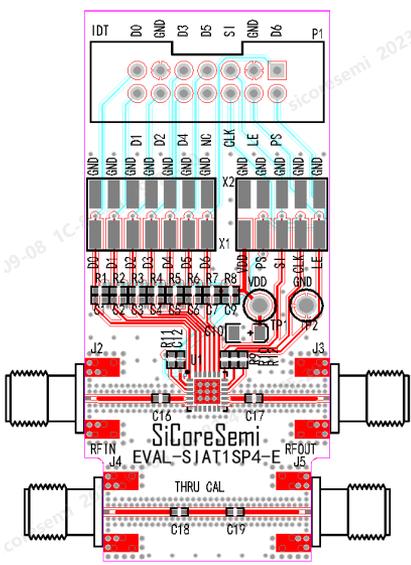
评估板



注: TP1端口偏置电源电压  
3.3V供电, R8电阻阻值不低于  
470Ω以此确保到芯片VDD端  
口电压不超过3.15V。

**PCB 层叠结构**

Top Copper	1.5oz thick
RO4350B	(Er = 3.66)
	10mil thick
Mid1 Copper	1oz thick
FR-4	(Er = 4.6)
	40mil thick
Mid2 Copper	1oz thick
FR-4	(Er = 4.6)
	10mil thick
Bottom Copper	1.5oz thick



Designator	Description
C1, C2, C3, C4, C5, C6, C7, C12	多层陶瓷电容 0402 100pF
C9, C16, C17	多层陶瓷电容 0402
C10	钽电容 1206 4.7uF
R1, R2, R3, R4, R5, R6, R7	电阻 0402 100kΩ
R8	电阻 0402 470Ω
R9, R10, R11, R12	电阻 0402 10kΩ
J2, J3	SMA-K PCB连接器
P1	USB IDT连接器
X1, X2	2.0mm DC引脚
TP1, TP2	DC测试端子
U1	SIAT083SP4
J2, J3	推荐使用南京傲文D550B12E01-023型SMA-K连接器
NC	表示为未使用端口或器件不焊接。芯片NC端口外部可连接到GND。

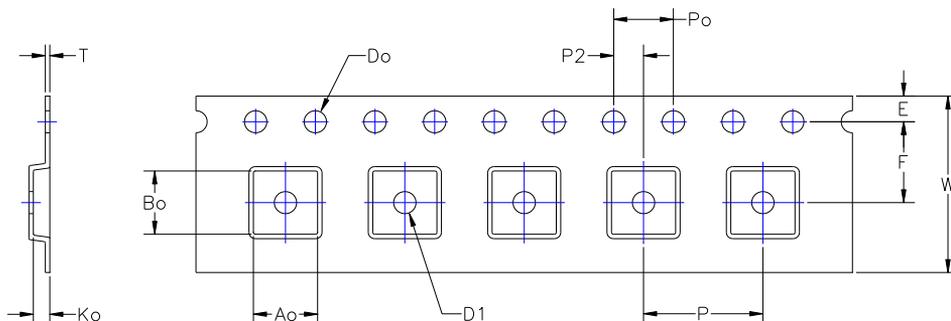
电路板材: Rogers4350B

器件应用的电路板应按射频电路的设计方法设计, 信号线按50Ω阻抗设计, 同时封装体的接地引脚就近接地(与图中类似), 连接顶层与底层接地面应有足够多的接地孔。

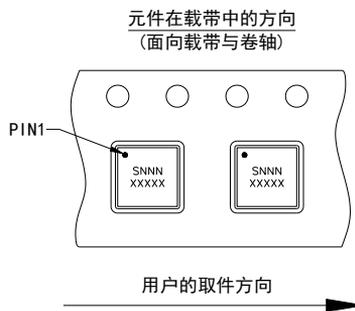
向仕芯半导体申请可获得评估板。

SIAT  
数控衰减器系列

包装信息



DIMENSION	SPEC
W	12.00 +/-0.30
Do	∅1.50 +0.10/-0.00
Po	4.00 +/-0.10
E	1.75 +/-0.10
D1	∅1.50 MIN
Ao	4.30 +/-0.10
Bo	4.30 +/-0.10
P	8.00 +/-0.10
P2	2.00 +/-0.10
Ko	1.10 +/-0.10
T	0.30 +/-0.05
F	5.50 +/-0.05



- 说明:
1. 单位: mm
  2. 材料: 防静电聚乙烯
  3. 颜色: 黑色
  4. 10个定位孔中心间距(P0)累积公差±0.2

注意事项

1. 禁止试图用湿化学方法清洁芯片表面。
2. 本品属于静电敏感器件，储存和使用时要注意防静电。
3. 干燥环境储存。

