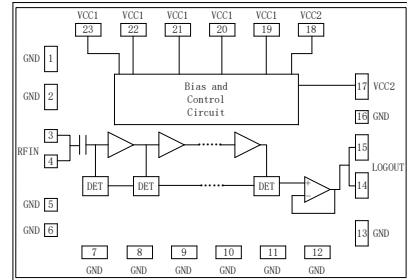


**性能特点**

- 输入频率范围：0.5~10GHz
- 动态范围：61dB
- 输出电压波动：30mV
- 全温全频段不同输入功率下无拖尾现象

**典型应用**

- 点对点微波无线电
- 接收信号强度指示
- 宽带功率监控
- 测试仪器仪表

**功能框图**

**概述**

SIPD317是一款宽带高动态对数检波器，将RF输入信号精确的转化为随输入功率线性变化的直流电压输出信号，具有61dB的典型动态范围，输入无需片外匹配，支持对输入功率变化的快速响应且上升、下降波形无拖尾现象，在0.5~10GHz频率范围可提供标称对数正斜率~14mV/dB。在宽带频率范围和高温条件下，SIPD317输出保持良好的—致性。

**电性能表 (TA=25°C, Vcc=3.3V)**

参数	典型值	典型值	典型值	典型值	典型值	典型值	单位
输入频率	0.5	1	3	5	8	10	GHz
±3dB动态范围	61	61	62	62	62	61	dB
±3dB动态范围(中心值)	-24	-25	-25	-25	-24	-24	dBm
对数误差(温度-40~+85)	±1	±1	±1	±1	±1	±1	dB
输出截距	-102	-102	-102	-102	-101	-100	dBm
输出Slope	14.4	14.8	14.7	14.7	14.7	14.8	mV/dB

**电性能表 (TA=25°C)**

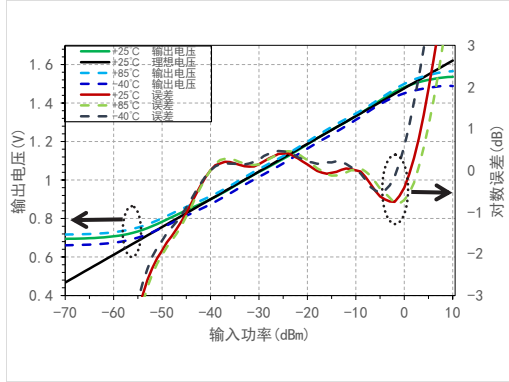
参数	描述	最小值	典型值	最大值	单位
输出电压范围	LOG OUT	0.7		1.6	V
上升时间 <sup>①</sup>	Fin=8GHz		9		ns
下降时间 <sup>②</sup>	Fin=8GHz		14		ns
工作电压		3.15	3.3	3.45	V
工作电流			60		mA

注<sup>①</sup>: 0 dBm Input Pulsed; measured from 10% to 90%

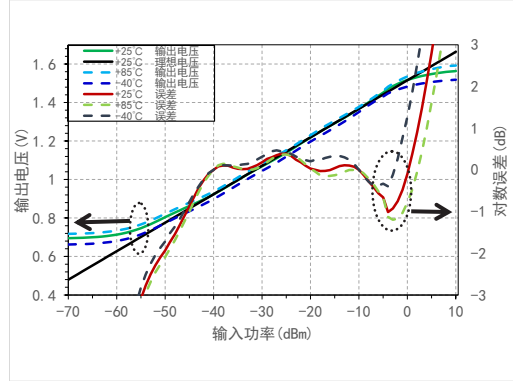
注<sup>②</sup>: 0 dBm Input Pulsed; measured from 90% to 10%

测试曲线

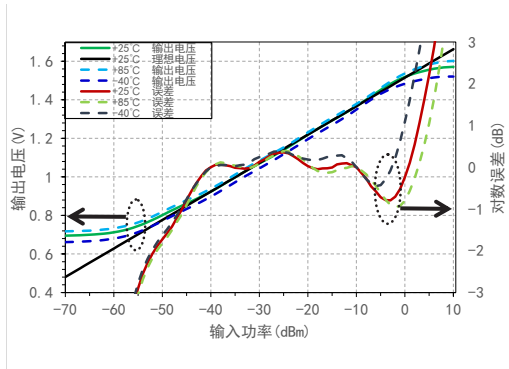
输出电压&对数误差 VS 输入功率 (Fin=0.5GHz)



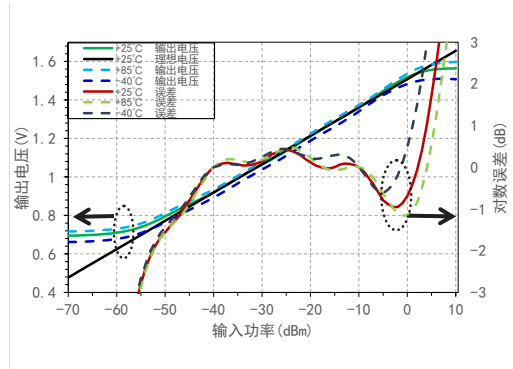
输出电压&对数误差 VS 输入功率 (Fin=1GHz)



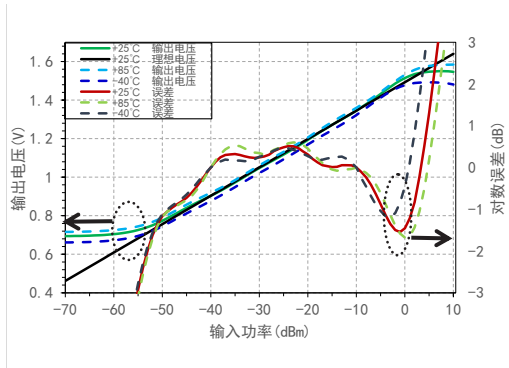
输出电压&对数误差 VS 输入功率 (Fin=3GHz)



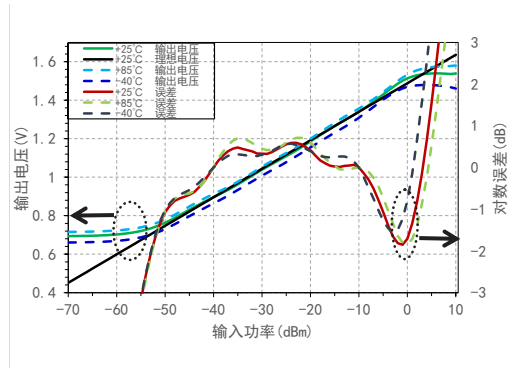
输出电压&对数误差 VS 输入功率 (Fin=5GHz)



输出电压&对数误差 VS 输入功率 (Fin=8GHz)



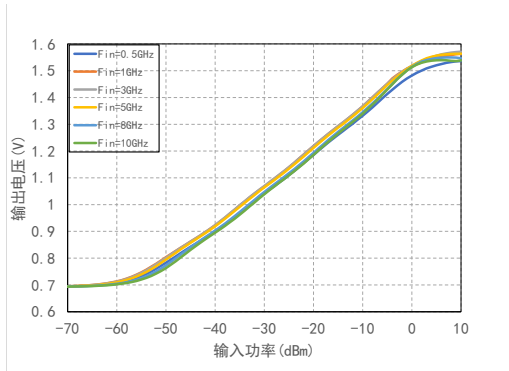
输出电压&对数误差 VS 输入功率 (Fin=10GHz)



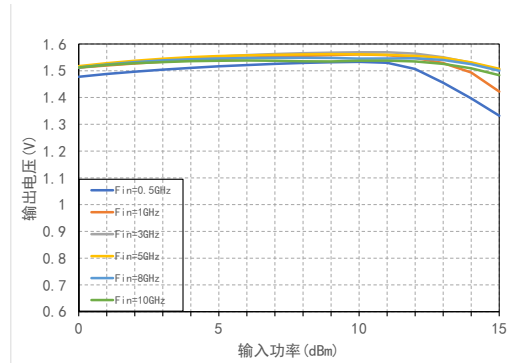
SIPD  
对数检波器系列

测试曲线

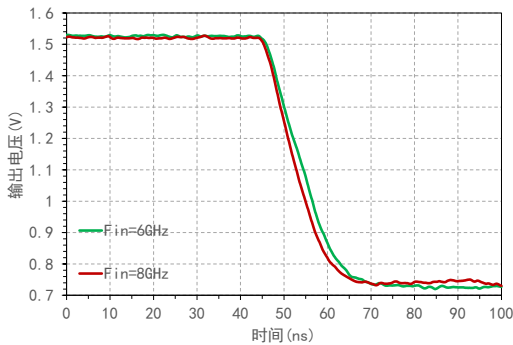
输出电压 VS 输入功率@输入频率



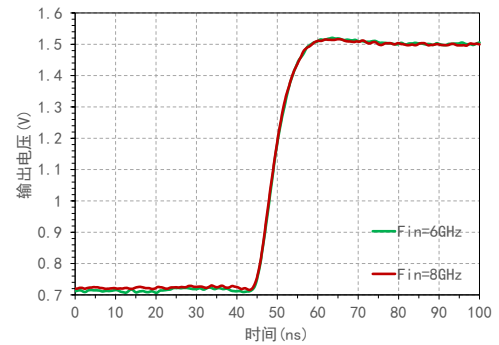
输出电压 VS 输入功率@输入频率



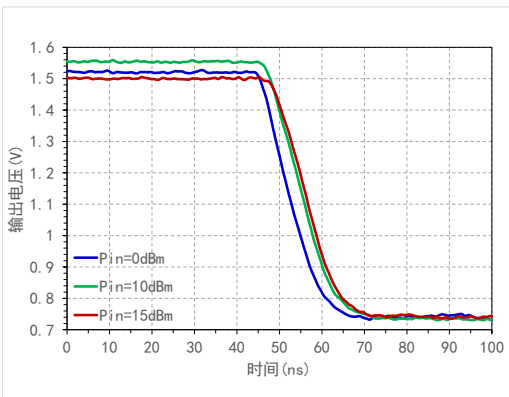
下降时间 (Pin=0dBm)



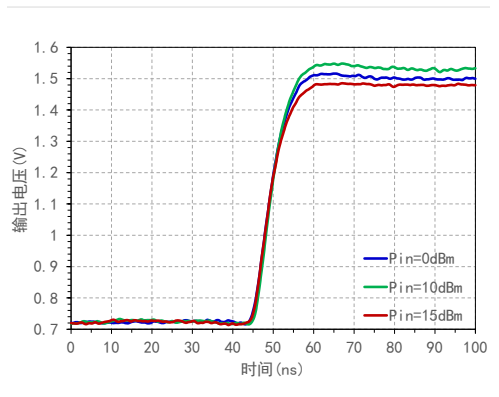
上升时间 (Pin=0dBm)



下降时间 (Fin=8GHz)

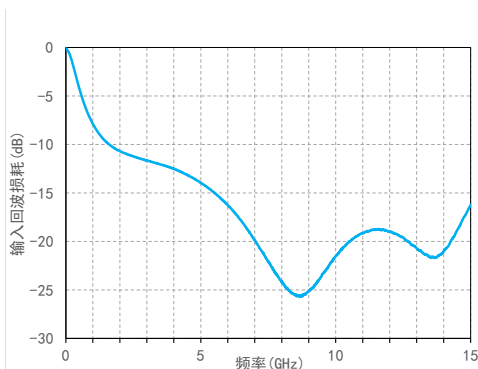


上升时间 (Fin=8GHz)



**测试曲线**

输入回波损耗 VS 频率 (Pin=-10dBm)


**绝对最大额定值**

工作电压 (VCC)	3.6V
RF 输入功率	+15dBm
工作温度	-55°C to 85°C
贮存温度	-65°C to 150°C
ESD (HBM)	Class 1B
ESD (CDM)	Class C3

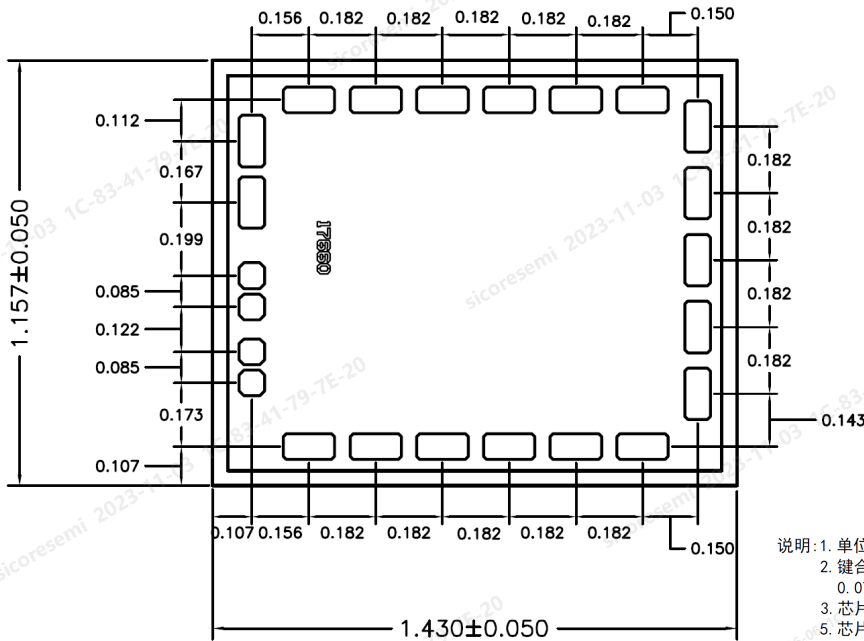
**注意事项**

1. 禁止试图用湿化学方法清洁芯片表面。
2. 本品属于静电敏感器件，储存和使用时注意防静电。
3. 干燥，氮气环境储存。


**引脚定义**

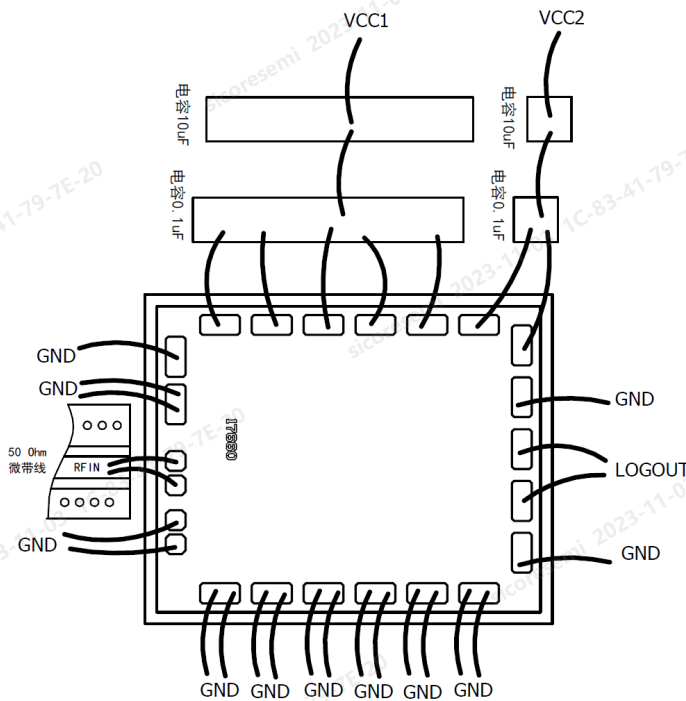
引脚编号	功能符号	功能描述	示意图
3, 4	RF IN	RF输入端口，内部有隔直电容	
1, 2, 5, 6, 7, 8, 9, 10, 11, 12, 13, 16	GND	射频地	
14, 15	LOGOUT	电压输出端口	
17, 18	VCC2	电源端口2	
19, 20, 21, 22, 23	VCC1	电源端口1	

外形尺寸图



- 说明: 1. 单位: 毫米  
 2. 键合压点镀铝, 压点尺寸: 0.070\*0.070 (mm) 与 0.070\*0.140 (mm)  
 3. 芯片厚度: 0.170~0.220mm  
 4. 芯片背面未金属化  
 5. 芯片背面接地

芯片装配图



- 说明:  
 1. 芯片背面接地, 粘接材料: 导电胶  
 2. 芯片键合线材料: 1mil Au  
 3. 键合时注意图中线长尽量短