

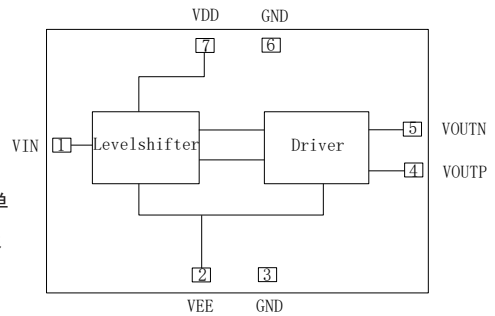
性能特点

- VDD电压范围：2.4~3.6V
- VEE电压范围：-35~-10V

典型应用

- FET驱动器

功能框图



概述

SISP231芯片是一款单通道FET驱动器，用以将输入的3.3V LVTTTL单端电平信号转化为-35V~0V的差分输出信号，输出高低电平由外加正负电源控制，最大可实现-35V~0V的输出摆幅，开关频率最大10MHz，开关时间小于30ns

电性能表（TA=25℃，VDD=3.3V）

参数名	最小值	典型值	最大值	单位	测试条件
电源参数：					
VDD电压范围	2.4	3.3	3.6	V	
VEE电压范围	-35		-10	V	
逻辑参数：					
逻辑输入高电平VIH	2.4			V	
逻辑输入低电平VIL			1	V	
输出参数：					
输出高电平VOH			-0.3	V	VDD=3.3V, VEE=-35V, 负载3.6KΩ
输出低电平VOL	-34.8			V	VDD=3.3V, VEE=-35V, 负载3.6KΩ, Cout = 50p
输出高电平VOH			-0.4	V	VDD=3.3V, VEE=-35V, 负载2KΩ
输出低电平VOL	-34.7			V	VDD=3.3V, VEE=-35V, 负载2KΩ, Cout = 50p
输出高电平VOH			-0.6	V	VDD=3.3V, VEE=-35V, 负载1.5KΩ
输出低电平VOL	-34.6			V	VDD=3.3V, VEE=-35V, 负载1.5KΩ, Cout = 50p
输出高电平VOH			-0.8	V	VDD=3.3V, VEE=-35V, 负载1KΩ
输出低电平VOL	-34.5			V	VDD=3.3V, VEE=-35V, 负载1KΩ, Cout = 50p
输出高电平VOH			-1.2	V	VDD=3.3V, VEE=-35V, 负载700Ω
输出低电平VOL	-34.2			V	VDD=3.3V, VEE=-35V, 负载700Ω, Cout = 50p
输出高电平VOH			-2.7	V	VDD=3.3V, VEE=-35V, 负载350Ω
输出低电平VOL	-33.5			V	VDD=3.3V, VEE=-35V, 负载350Ω, Cout = 50p
静态工作电流*		84+27		μA	VIN = LOW, VDD = 3.3 V, VEE=-35V
		84+27		μA	VIN = HIGH, VDD = 3.3 V, VEE=-35V
		81+30		μA	VIN = LOW, VDD = 3.3 V, VEE=-20V
		81+30		μA	VIN = HIGH, VDD = 3.3 V, VEE=-20V
		76+28		μA	VIN = LOW, VDD = 3.3 V, VEE=-10V
		76+29		μA	VIN = HIGH, VDD = 3.3 V, VEE=-10V

*注：静态工作电流中典型值为VDD+VEE电流之和，前者为VDD端电流，后者为VEE端电流。

电性能表 (TA=25°C, VDD=3.3V) 续

参数名	最小值	典型值	最大值	单位	测试条件
传输延迟:				ns	负载3.6K Ω , 电容50pF
VOUTN上升沿传输延时		24.4		ns	VDD = 3.3 V, VEE=-35V
		22.8		ns	VDD = 3.3 V, VEE=-20V
		22.4		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降沿传输延时		19.6		ns	VDD = 3.3 V, VEE=-35V
		15.2		ns	VDD = 3.3 V, VEE=-20V
		16		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升沿传输延时		14		ns	VDD = 3.3 V, VEE=-35V
		11.6		ns	VDD = 3.3 V, VEE=-20V
		12		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降沿传输延时		27.2		ns	VDD = 3.3 V, VEE=-35V
		26.4		ns	VDD = 3.3 V, VEE=-20V
		25.6		ns	VDD = 3.3 V, VEE=-10V
VOUTN上升时间 (10%~90%)		10.4		ns	VDD = 3.3 V, VEE=-35V
		9.2		ns	VDD = 3.3 V, VEE=-20V
		9.6		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降时间 (10%~90%)		21.6		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		9.6		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升时间 (10%~90%)		11.2		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		9.6		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降时间 (10%~90%)		17.6		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		10.4		ns	VDD = 3.3 V, VEE=-10V

负载与输出驱动电流对照表 (TA=25°C)

VDD=3.3V VEE=-35V 负载VS输出驱动电流						
负载 (Ω)	3.6K	2K	1.5K	1K	700	350
输出驱动电流 (mA)	9.7	17.5	23.3	35	50	100

电性能表 (TA=-55°C, VDD=3.3V)

参数名	最小值	典型值	最大值	单位	测试条件
逻辑参数:					
逻辑输入高电平VIH	2.4			V	
逻辑输入低电平VIL			1	V	
输出参数					
传输延迟:				ns	负载3.6KΩ, 电容50pF
VOUTN上升沿传输延时		20.4		ns	VDD = 3.3 V, VEE=-35V
		20		ns	VDD = 3.3 V, VEE=-20V
		19.2		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降沿传输延时		15.2		ns	VDD = 3.3 V, VEE=-35V
		12.8		ns	VDD = 3.3 V, VEE=-20V
		12.4		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升沿传输延时		10		ns	VDD = 3.3 V, VEE=-35V
		8.8		ns	VDD = 3.3 V, VEE=-20V
		8.8		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降沿传输延时		25.6		ns	VDD = 3.3 V, VEE=-35V
		21.2		ns	VDD = 3.3 V, VEE=-20V
		20.8		ns	VDD = 3.3 V, VEE=-10V
VOUTN上升时间 (10%~90%)		10.8		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		10		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降时间 (10%~90%)		13.6		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		10		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升时间 (10%~90%)		10.4		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		10		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降时间 (10%~90%)		13.2		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		9.2		ns	VDD = 3.3 V, VEE=-10V

电性能表 (TA=+125°C, VDD=3.3V)

参数名	最小值	典型值	最大值	单位	测试条件
逻辑参数:					
逻辑输入高电平VIH	2.4			V	
逻辑输入低电平VIL			1	V	
输出参数					
传输延迟:				ns	负载3.6KΩ, 电容50pF
VOUTN上升沿传输延时		27.6		ns	VDD = 3.3 V, VEE=-35V
		24		ns	VDD = 3.3 V, VEE=-20V
		24		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降沿传输延时		27.6		ns	VDD = 3.3 V, VEE=-35V
		21.2		ns	VDD = 3.3 V, VEE=-20V
		21.6		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升沿传输延时		18.4		ns	VDD = 3.3 V, VEE=-35V
		15.2		ns	VDD = 3.3 V, VEE=-20V
		15.6		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降沿传输延时		34.8		ns	VDD = 3.3 V, VEE=-35V
		30.4		ns	VDD = 3.3 V, VEE=-20V
		29.2		ns	VDD = 3.3 V, VEE=-10V
VOUTN上升时间 (10%~90%)		13.6		ns	VDD = 3.3 V, VEE=-35V
		10.4		ns	VDD = 3.3 V, VEE=-20V
		10.4		ns	VDD = 3.3 V, VEE=-10V
VOUTN下降时间 (10%~90%)		31.6		ns	VDD = 3.3 V, VEE=-35V
		11.6		ns	VDD = 3.3 V, VEE=-20V
		10		ns	VDD = 3.3 V, VEE=-10V
VOUTP上升时间 (10%~90%)		13.2		ns	VDD = 3.3 V, VEE=-35V
		10		ns	VDD = 3.3 V, VEE=-20V
		9.6		ns	VDD = 3.3 V, VEE=-10V
VOUTP下降时间 (10%~90%)		30.4		ns	VDD = 3.3 V, VEE=-35V
		12		ns	VDD = 3.3 V, VEE=-20V
		10.8		ns	VDD = 3.3 V, VEE=-10V

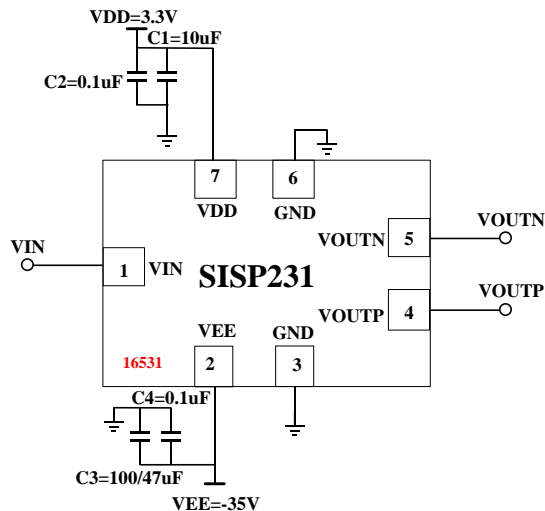
绝对最大额定值

参数	范围
VDD	-0.3V~3.6V
VEE	-40V~0.3V
逻辑输入电压	-0.3V~VDD+0.3
工作温度	-40°C~125°C
存储温度	-65°C~150°C
ESD等级	TBD

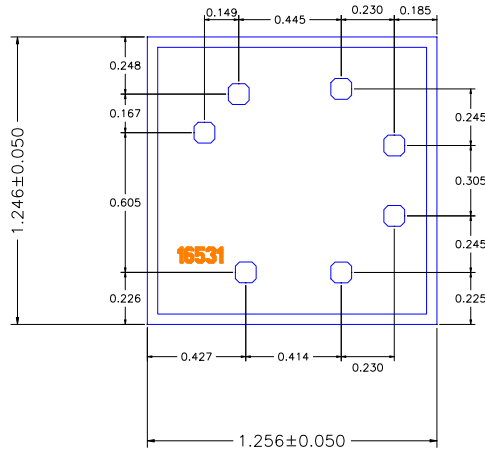
引脚定义

PVIN号	名称	描述
1	VVIN	逻辑输入端口，兼容3.3 TTL电平
2	VEE	输出驱动负电源端口，最低-35V输入
3、6	GND	接地端口
4	VOUTP	同向输出端口，输出摆幅VEE~0V
5	VOUTN	反向输出端口，输出摆幅VEE~0V
7	VDD	电源输入端口，输入范围3~3.6V
芯片底部	GND	芯片底部需要与射频及直流接地良好

典型应用方案



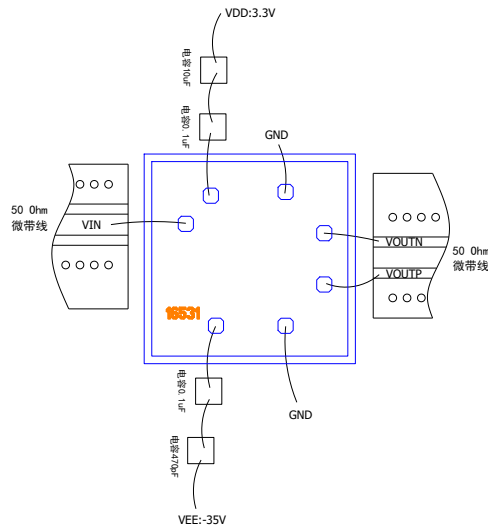
芯片外形尺寸



说明:

1. 单位: 毫米
2. 键合压点镀铝, 压点尺寸: 0.090*0.090 (mm)
3. 芯片厚度: 0.170~0.220mm
5. 芯片背面未金属化
6. 芯片背面接地

芯片装配图



说明:

1. 芯片背面接地, 粘接材料: 导电胶
2. 芯片键合线材料: 1mi I Au
3. 键合时线长尽量短