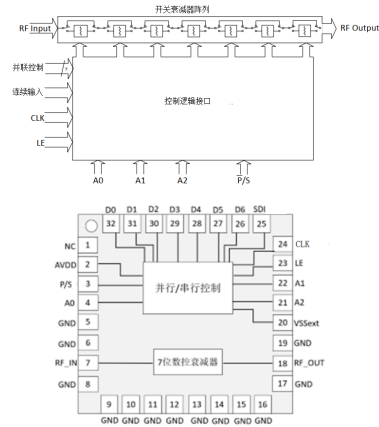


性能特点

- 工作频段：DC~13GHz
- 低插损：0.7dB@10KHz~10MHz
 - 1. 4dB@10MHz~8GHz
 - 2. 0dB@8GHz~13GHz
- 衰减范围：0.25dB~31.75dB
- 封装尺寸：32引脚QFN, 5mmx5mm

典型应用

- 移动基础设施
- 卫星通信
- 微波
- 仪器仪表

功能框图

概述

SIAT116ASP5为一款七位数控衰减器芯片，频率范围覆盖10KHz~13GHz，插入损耗低于2dB典型值。衰减精度高，衰减步进0.25 dB，3V~5V偏置电压。

SIAT116ASP5型衰减器采用32引脚5mmx5mm表贴无引线塑料封装。引脚焊盘镀层为Sn或NiPdAu。

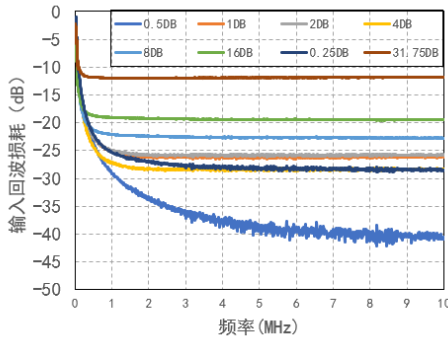
电性能表 (TA=+25°C, VDD=3.3V, VSSext=-2V)

参数名称	工作条件	最小值	典型值	最大值	单位
频率范围		DC~13			GHz
插损	10KHz~10MHz		0.7		dB
	10MHz~8GHz		1.4		dB
	8GHz~13GHz		2.0		dB
衰减范围	DC~13GHz	0.25		31.75	dB
衰减精度	10KHz~10MHz		± (0.4 + 4% of attenuation setting)		dB
	10MHz~6GHz		± (0.6 + 6% of attenuation setting)		dB
	6GHz~13GHz		± (0.7 + 6% of attenuation setting)		dB
输入输出回波损耗			-15		dB
偏置电压 (VDD)		3		5	V
偏置电流 (IDD)			1.68		mA
1dB压缩点输入功率 (P1dB)			25.3		dBm
输入三阶截取点 (插损态/衰减态)	Pin=10dBm@1MHz				dBm
切换时间/(上升/下降时间)	Trise, Tfall (10/90% RF)			55	ns
响应时间 (控制使能至切换时间)	Ton/Toff(50% CTL to 10/90% RF)			90	ns
推荐输入功率			23.5		dBm

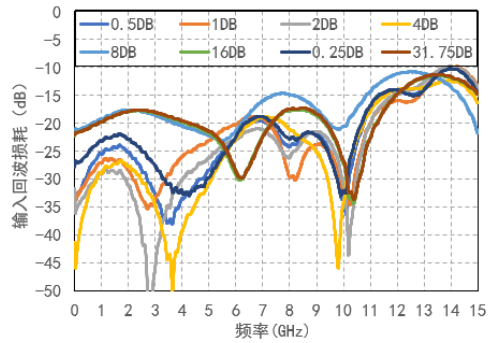
注：1. 测试仪器最低频率到10K, 故只显示10K以上测试数据; 2. VSSext可以接-2.0~-2.4V, 也可以接0V。接负电压时, 旁路芯片内部DC/DC模块, 不产生杂散; 接0V时, 启用芯片内部DC/DC变换模块, 但在 频率范围内产生杂散。

测试曲线

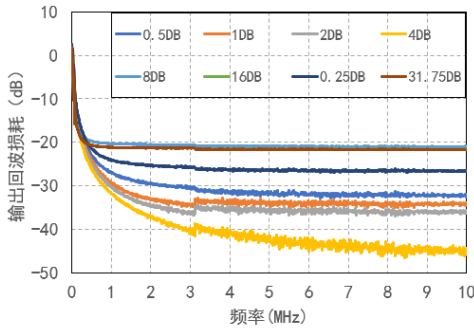
输入回波损耗VS频率



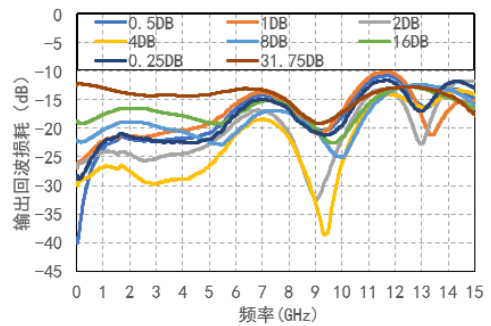
输入回波损耗VS频率



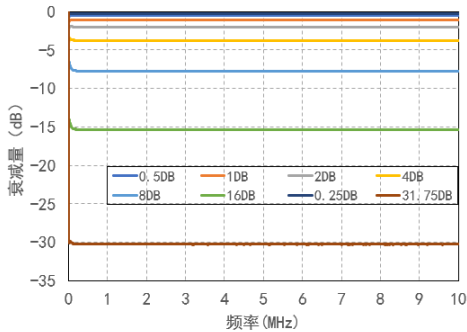
输出回波损耗VS频率



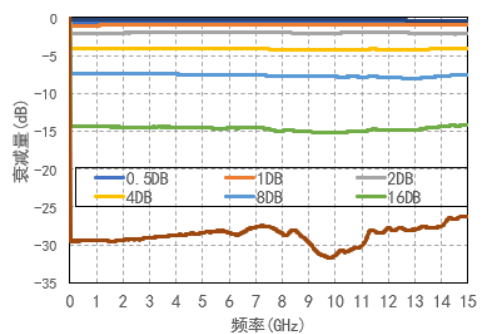
输出回波损耗VS频率



衰减量VS频率

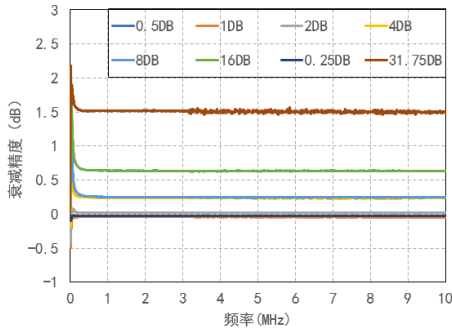


衰减量VS频率

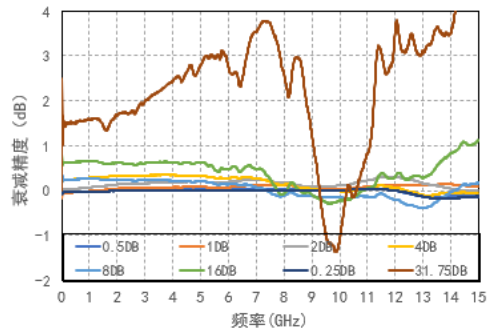


测试曲线

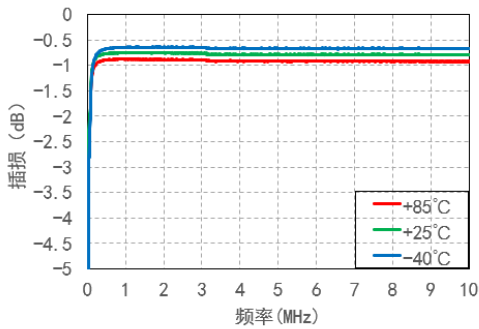
衰减精度VS频率



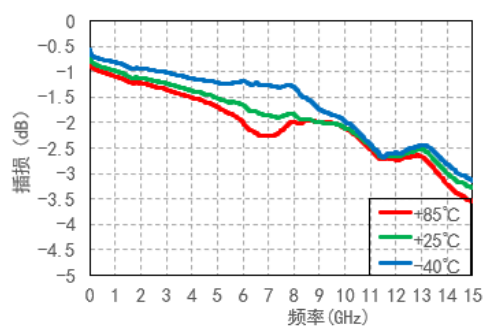
衰减精度VS频率



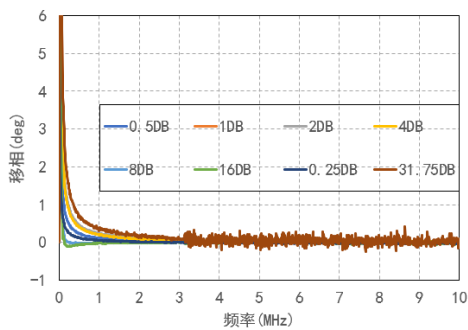
插损VS频率



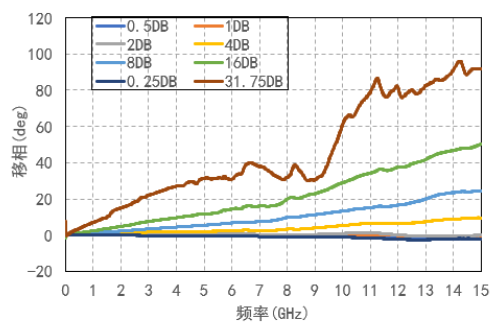
插损VS频率



移相VS频率



移相VS频率



SIAT

数控衰减器系列

工作参数

偏置电压VDD	3V~5.3V
控制电压VCTL	0V~0.3V (Low) 3V~5.3V (High)
负电压VSSext	-2V~-2.4V
工作温度	-40°C~+85°C

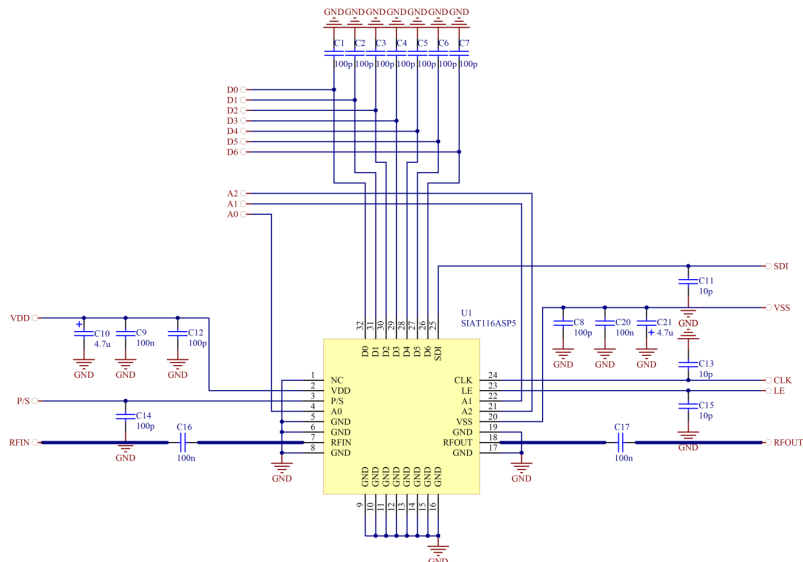
绝对最大额定值

射频输入功率	+25dBm
偏置电压 VDD	-0.3V/5.3V
控制电压 VCTL	-0.5 V/VDD+0.3V
存储温度	-65°C~+150°C

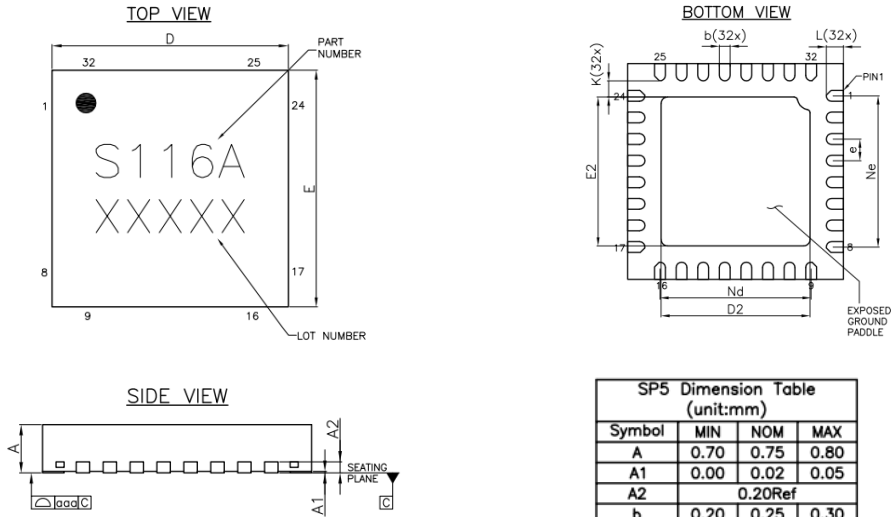
封装信息

型号	封装材料	焊盘镀层	MSL等级 ^[1]	封装标识 ^[2]	环保要求
SIAT116ASP5	绿色树脂化合物	Sn或NiPdAuAg	MSL 3	S116A XXXXX	符合RoHS

典型应用图



外形尺寸



说明:

1. 单位: mm
2. 引线框架材料: 铜合金
3. 封装表面翘曲: 不大于 0.05mm
4. 所有接地引脚请连接PCB射频地

Symbol	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.20Ref		
b	0.20	0.25	0.30
D	4.90	5.00	5.10
D2	3.35	3.45	3.55
e	0.50BSC		
Ne	3.50BSC		
Nd	3.50BSC		
E	4.90	5.00	5.10
E2	3.35	3.45	3.55
K	0.20	---	---
L	0.30	0.40	0.50
aaa	0.08		

引脚定义

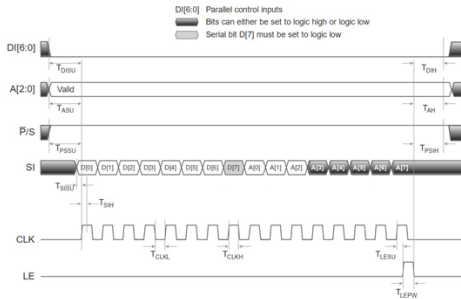
引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	NC	NC	17	GND	射频地
2	AVDD	正电源端口	18	RF_OUT	射频输出
3	P/S	串/并选择端口	19	GND	射频地
4	A0	地址选择端口	20	VSSext	外部负压端口
5	GND	射频地	21	A2	地址选择端口
6	GND	射频地	22	A1	地址选择端口
7	RF_IN	射频输入	23	LE	串行码使能端口
8	GND	射频地	24	CLK	串行码时钟端口
9	GND	射频地	25	SDI	串行码数据端口
10	GND	射频地	26	DIN<6>	并行数据6端口
11	GND	射频地	27	DIN<5>	并行数据5端口
12	GND	射频地	28	DIN<4>	并行数据4端口
13	GND	射频地	29	DIN<3>	并行数据3端口
14	GND	射频地	30	DIN<2>	并行数据2端口
15	GND	射频地	31	DIN<1>	并行数据1端口
16	GND	射频地	32	DIN<0>	并行数据0端口

真值表

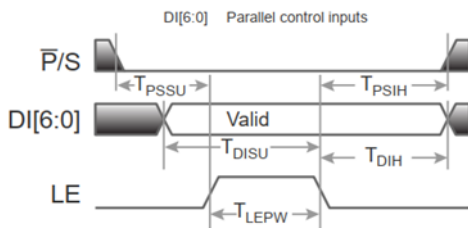
控制端口状态							衰减状态 (dB) RF_IN — RF_OUT
D6	D5	D4	D3	D2	D1	D0	
Low	Low	Low	Low	Low	Low	Low	零态
Low	Low	Low	Low	Low	Low	High	0.25
Low	Low	Low	Low	Low	High	Low	0.5
Low	Low	Low	Low	High	Low	Low	1.0
Low	Low	Low	High	Low	Low	Low	2.0
Low	Low	High	Low	Low	Low	Low	4.0
Low	High	Low	Low	Low	Low	Low	8.0
High	Low	Low	Low	Low	Low	Low	16.0
High	High	High	High	High	High	High	31.75

控制模式选择

P/S状态	控制模式
Low	并行
High	串行



串行地址选择时序图



数字控制端口说明

每个数字控制端口内部集成80kΩ下拉电阻，驱动时需选择合适的驱动能力，悬空端口默认为接地。

并行控制输出

并行控制端口有七个数字控制输入（D6至D0），用于设置衰减值。D6是选择16dB衰减的最高有效位，D0是选择0.25dB衰减的最低有效位。

将P/S设置为低电平可以启用并行模式。并行操作有两种模式：直接并行模式和锁存并行模式。

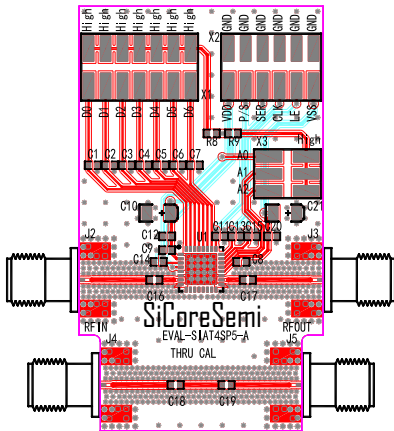
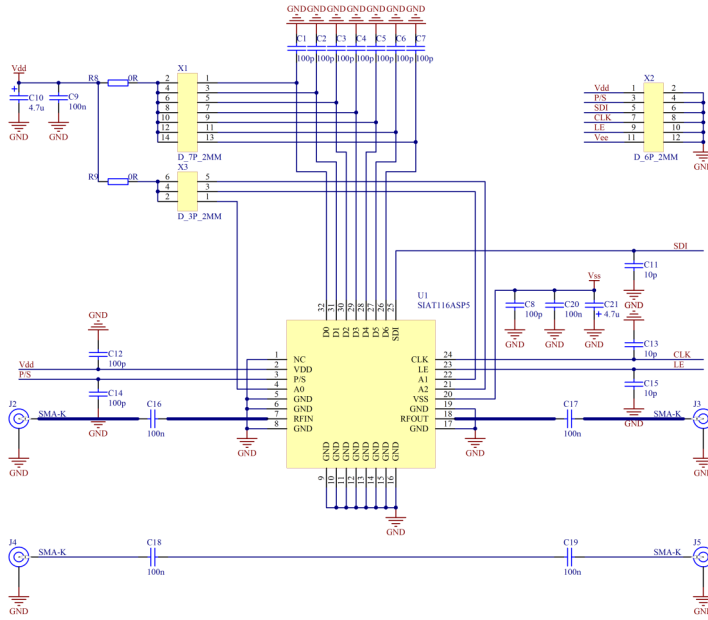
串行控制输出

当P/S引脚设置为高电平时，串行控制接口激活。

将P/S设置为低电平可以启用并行模式。并行操作有两种模式：直接并行模式和锁存并行模式。

串行模式中，CLK上升沿触发将16位串行数据以先低后高的顺序写入串行寄存器，其中低8位为衰减器数据位（低7位用于控制衰减器状态，第8位为无效位），高8位为地址位（低3位需与数字输入A0、A1、A2一致，否则衰减状态无法改变，高5位为无效位）。写入串行数据时需保持LE为低以锁定输出寄存器防止衰减器状态改变，串行数据写入完成后将LE拉高以将串行寄存器中的数据加载至并行输出寄存器，衰减器状态随之改变，然后再将LE拉低以防止衰减器状态随串行寄存器改变。（详见串行控制时序图）

评估板



电路板材: Rogers4350B

器件应用的电路板应按照射频电路的设计方法设计, 信号线按 50Ω阻抗设计, 同时封装壳体的接地引脚就近接地(与图中类似), 连接顶层与底层接地面应有足够多的接地孔。

向仕芯半导体申请可获得评估板。

Designator	Description
C1, C2, C3, C4, C5, C6, C7, C8, C12, C14	多层陶瓷电容 0402 100pF
C9, C20, C16, C17, C18, C19	多层陶瓷电容 0402 100nF
C10, C21	钽电容 3216 4.7uF
C11, C13, C15	多层陶瓷电容 0805 10pF
R8, R9	电阻 0402 0Ω
J2, J3	SMA-K PCB连接器
X1, X2, X3	2.0mm DC引脚
U1	SIAT116ASP5
J2, J3 推荐使用南京傲文D550B12E01-023型SMA-K连接器	
NC表示为未使用端口或器件不焊接。芯片NC端口外部可连接到GND。	