

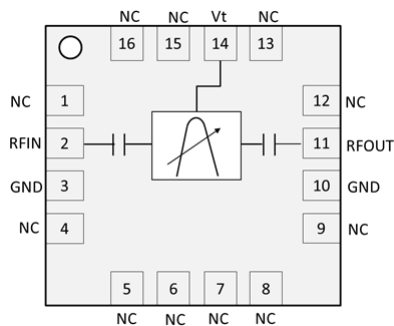
性能特点

- 工作频段：10.5GHz~20GHz
- 谐波抑制：40 dBc
- 带内插损：7 dB~9 dB
- 幅度补偿：2dB
- 封装尺寸：16引脚QFN, 3mmx3mm

典型应用

- 雷达
- 测试测量
- 仪器仪表

功能框图



概述

SIF062SP3型带通滤波器具有快速的调谐响应, 优异的带宽抑制等特性。通过施加0V~15V之间的模拟调谐电压, 可控制中心频率为10.5GHz~20GHz。

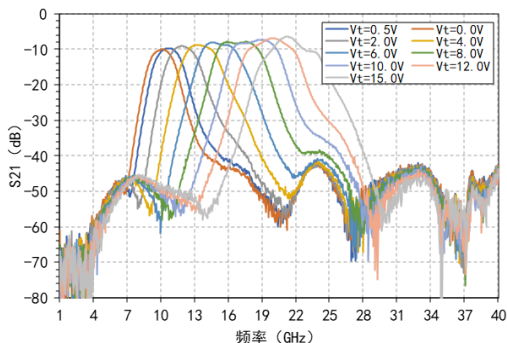
SIF062SP3型带通滤波器采用16引脚3mmx3mm表贴无引线塑料封装。引脚焊盘镀层为Sn。

电性能表 (TA=+25°C)

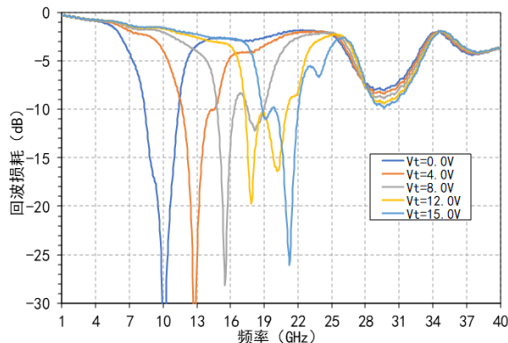
参数名称	最小值	典型值	最大值	单位
中心频率范围	10.5		20	GHz
1/2次谐波抑制		40		dBc
2次谐波抑制		40		dBc
带内插入损耗		7~9		dB
插损均衡量		2		dB
5dB带宽		24		%
回波损耗		15		dB
Vt控制电源范围	0		15	V
Vt端口电流			10	uA
推荐输入功率			15	dBm
切换时间		100		ns

测试曲线

S21 VS 频率



输出回波损耗VS频率

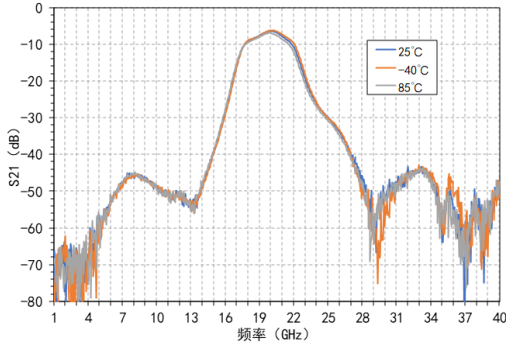


测试曲线

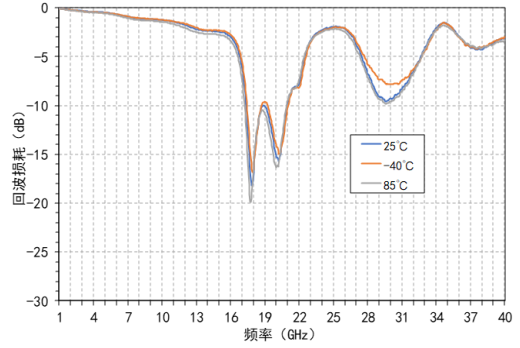
SIF

滤波器系列

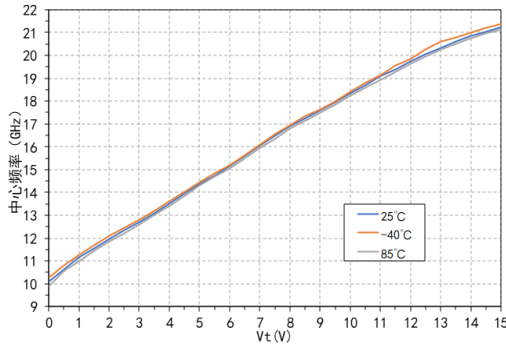
S21 VS 频率@Vt=12V



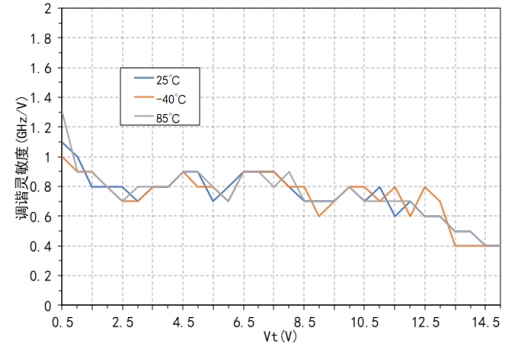
输出回波损耗VS频率@Vt=12V



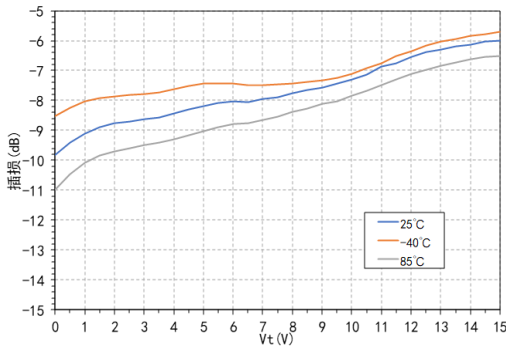
中心频率 VS Vt



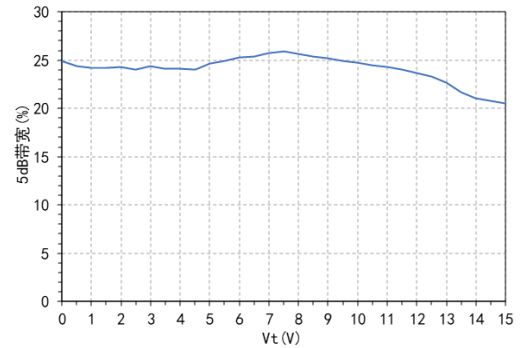
调谐灵敏度 VS Vt



中心频点插损 VS Vt

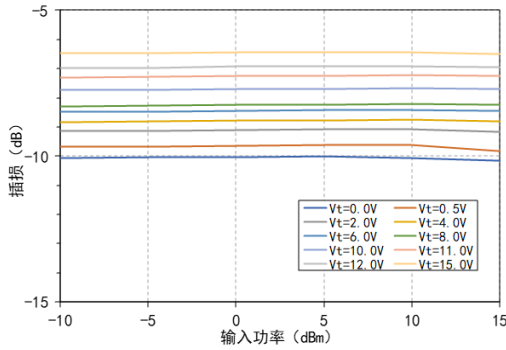


5dB带宽 VS Vt

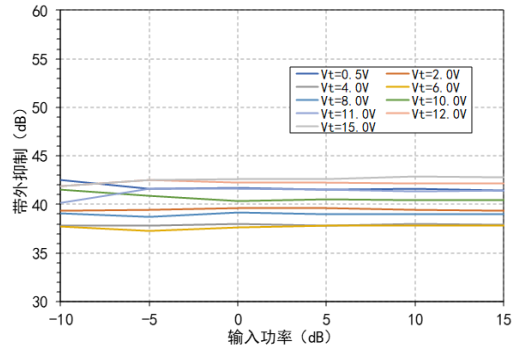


测试曲线

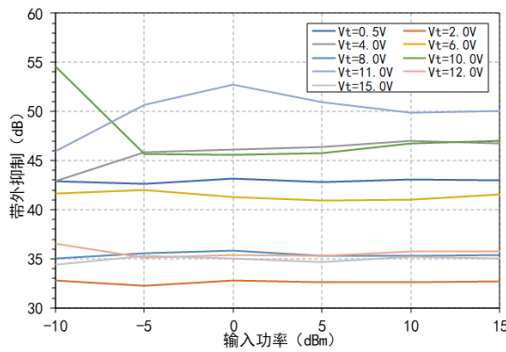
中心频点插损VS输入功率



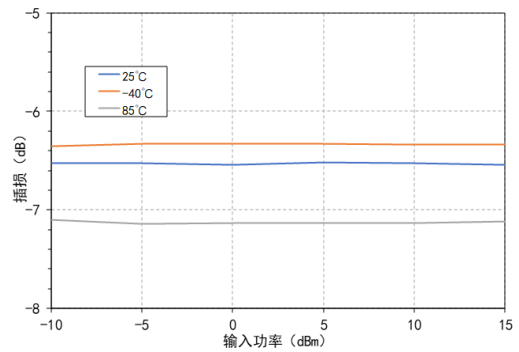
1/2F0带外抑制VS输入功率



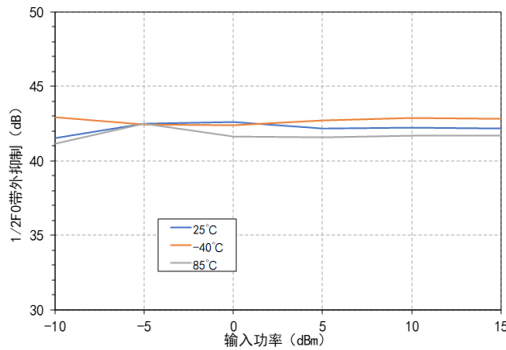
2F0带外抑制VS输入功率



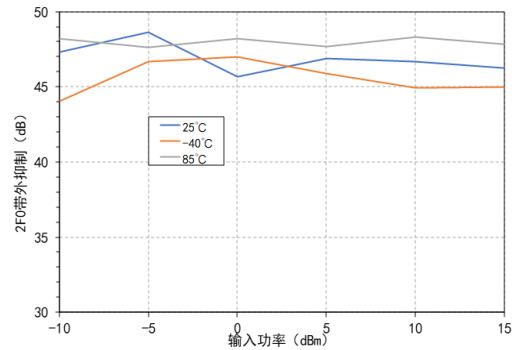
中心频点插损VS输入功率@Vt=12V



1/2F0带外抑制VS输入功率@Vt=12V



2F0带外抑制VS输入功率@Vt=12V



极限工作参数

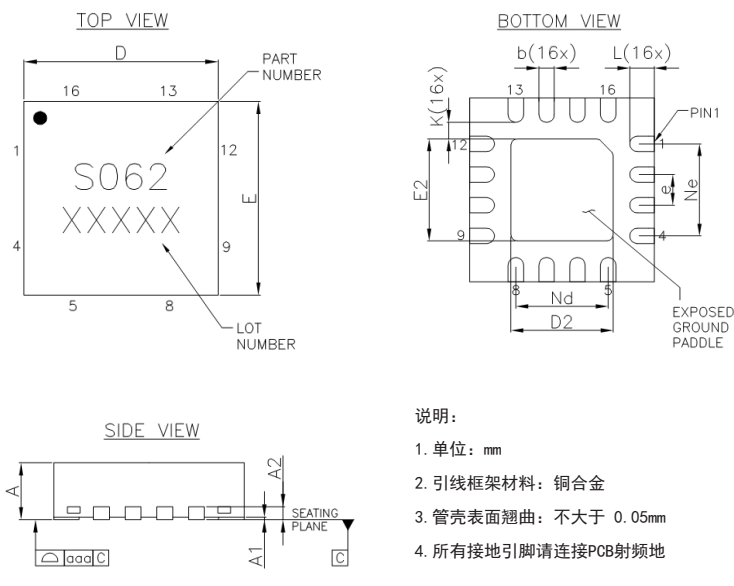
最大输入功率	20dBm
控制电压范围	-0.5V~16V
存储温度范围	-65°C~+150°C
工作温度范围	-40°C~+85°C
静电防护等级 (HBM)	Class 1A

封装信息

型号	封装材料	焊盘镀层	MSL等级 ^[1]	封装标识 ^[2]	环保要求
SIF062SP3	绿色树脂化合物	Sn或NiPdAu	MSL 1	S062 XXXXX	符合RoHS

^[1] 最高回流焊温度260°C

^[2] XXXXX为批号

外形尺寸

说明:

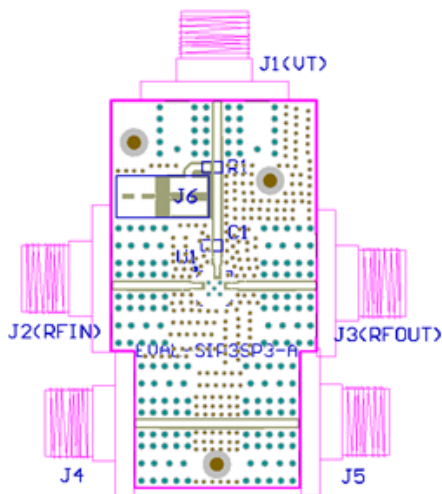
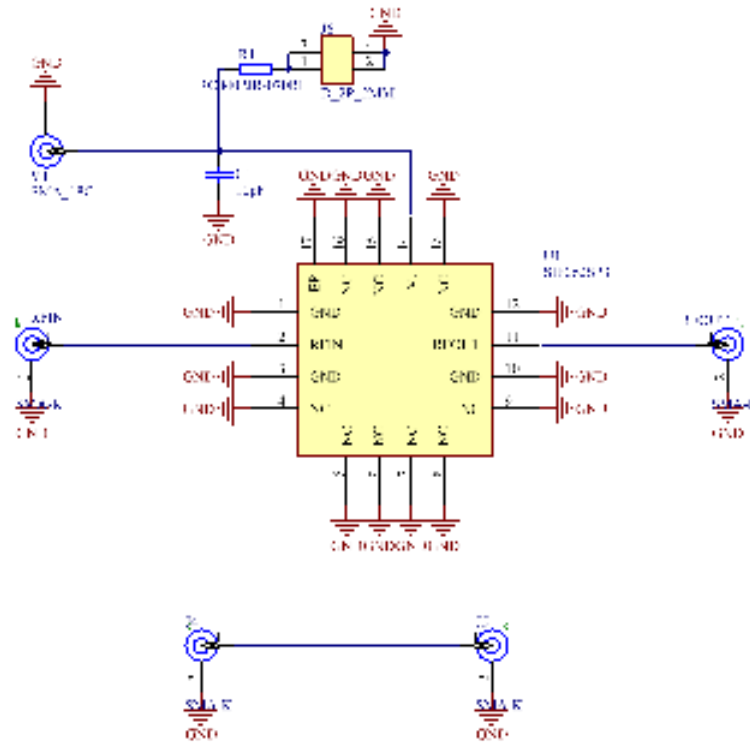
1. 单位: mm
2. 引线框架材料: 铜合金
3. 管壳表面翘曲: 不大于 0.05mm
4. 所有接地引脚请连接PCB射频地

Symbol	MIN	NOM	MAX
A	0.80	0.90	1.00
A1	0.00	0.02	0.05
A2	0.20Ref		
b	0.18	0.25	0.30
D	2.90	3.00	3.10
D2	1.51	1.66	1.80
e	0.50BSC		
Ne	1.50BSC		
Nd	1.50BSC		
E	2.90	3.00	3.10
E2	1.51	1.66	1.80
K	0.20	---	---
L	0.30	0.40	0.50
aaa	0.08		

引脚定义

引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	NC	空置	9	NC	空置
2	RFIN	射频输入	10	GND	射频地
3	GND	射频地	11	RFOUT	射频输出
4	NC	空置	12	NC	空置
5	NC	空置	13	NC	空置
6	NC	空置	14	Vt	调谐电压
7	NC	空置	15	NC	空置
8	NC	空置	16	NC	空置

备注：使用时，1、12 NC引脚建议接射频地



Designator	Description
C1	多层陶瓷电容器0402 10pF
R1	电阻0402 0Ω
J1	SMA PCB接头
J2, J3, J4, J5	2.92mm PCB接头
J6	2mm DC引脚
U1	SIF062SP3

J1推荐使用南京傲文D550B12E01-048型SMA接头
J2, J3, J4, J5 推荐使用南京傲文D360B12E01-023型2.92mm接头

电路板材:Rogers4350B

器件应用的电路板应按照射频电路的设计方法设计, 信号线按50 ohm阻抗设计, 同时封装壳体的接地引脚就近接地(与图中类似), 连接顶层与底层接地面应有足够多的接地孔。

向仕芯半导体申请可获得评估板。