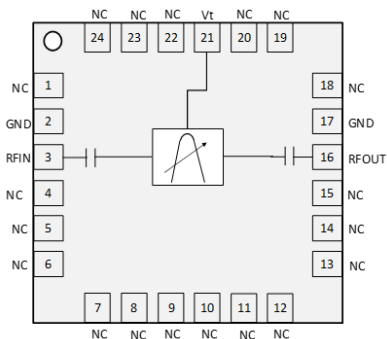


**性能特点**

- 工作频段：5GHz~10GHz
- 谐波抑制：45 dBc
- 带内插损：4 dB~6 dB
- 幅度补偿：2 dB
- 封装尺寸：24引脚QFN, 4mmx4mm

**典型应用**

- 雷达
- 测试测量
- 仪器仪表

**功能框图**

**概述**

SIF059SP4型带通滤波器具有快速的调谐响应, 优异的带宽抑制等特性。通过施加0V~15V之间的模拟调谐电压, 可控制中心频率为5GHz~10GHz。

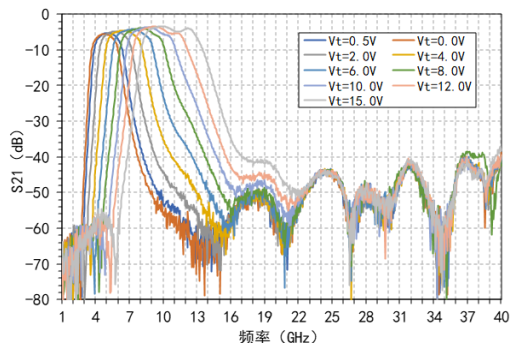
SIF059SP4型带通滤波器采用24引脚4mmx4mm表贴无引线塑料封装。引脚焊盘镀层为Sn。

**电性能表 (TA=+25°C)**

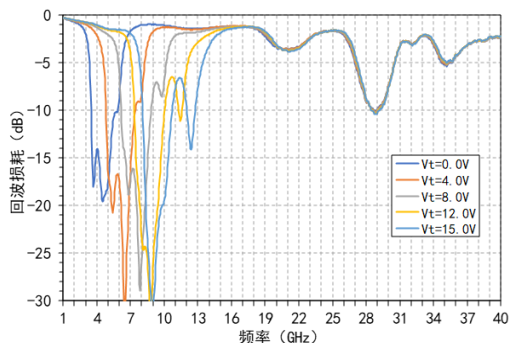
参数名称	最小值	典型值	最大值	单位
中心频率范围	5		10	GHz
1/2次谐波抑制		55		dBc
2次谐波抑制		45		dBc
带内插入损耗		4~6		dB
插损均衡量		2		dB
3dB带宽		43		%
回波损耗		15		dB
Vt控制电源范围	0		15	V
Vt端口电流			10	uA
推荐输入功率			15	dBm
切换时间		160		ns

**测试曲线**

S21 VS 频率



输出回波损耗VS频率

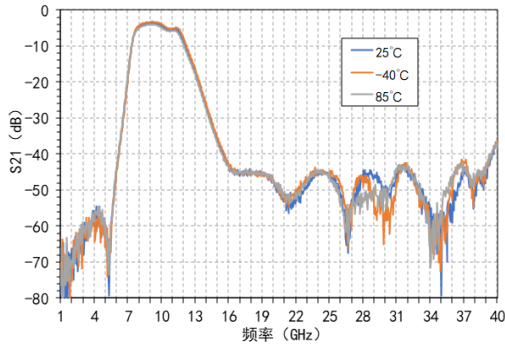


测试曲线

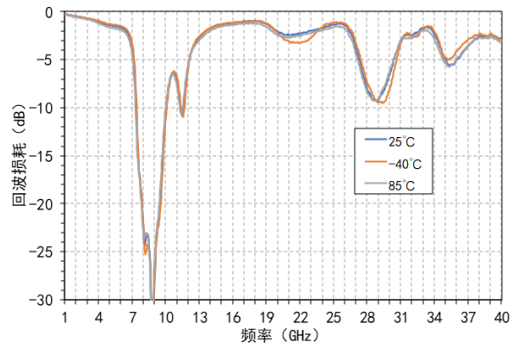
SIF

滤波器系列

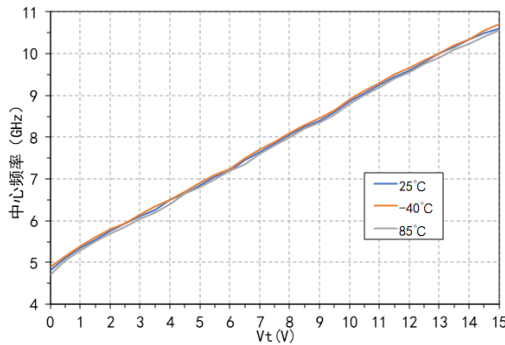
S21 VS 频率@Vt=12V



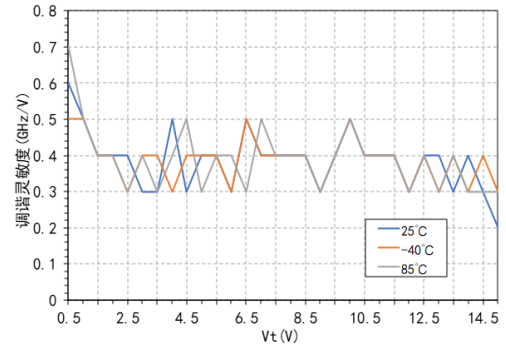
输出回波损耗VS频率@Vt=12V



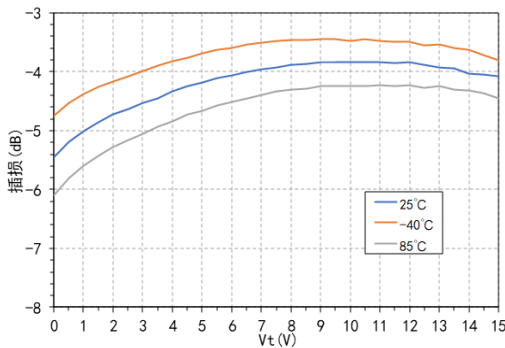
中心频率 VS Vt



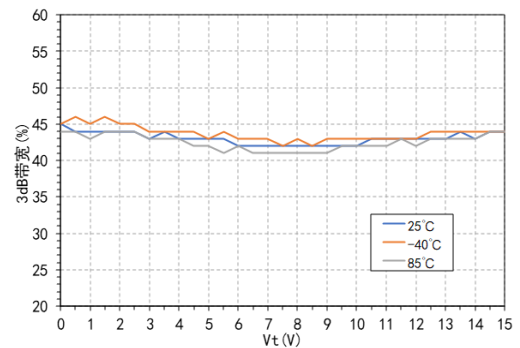
调谐灵敏度 VS Vt



中心频点插损 VS Vt

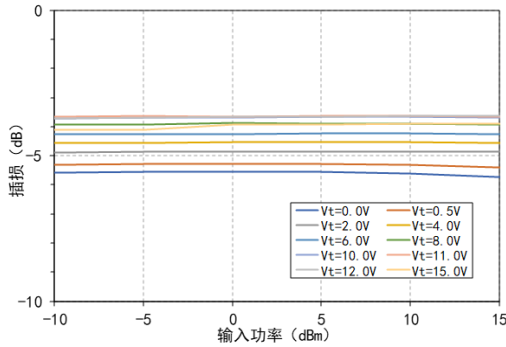


3dB带宽 VS Vt

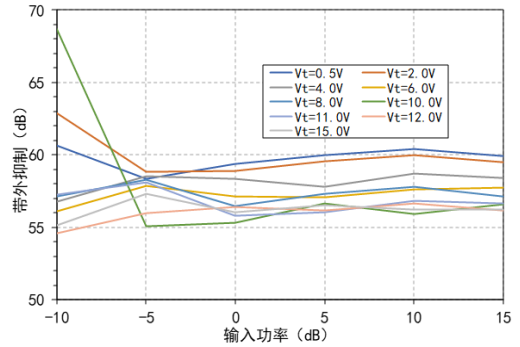


测试曲线

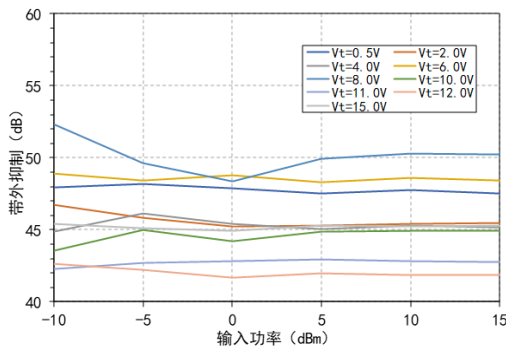
中心频点插损VS输入功率



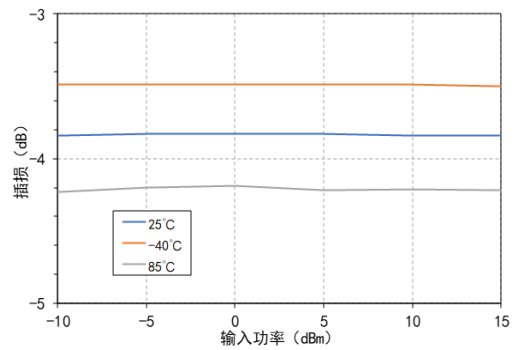
1/2F0带外抑制VS输入功率



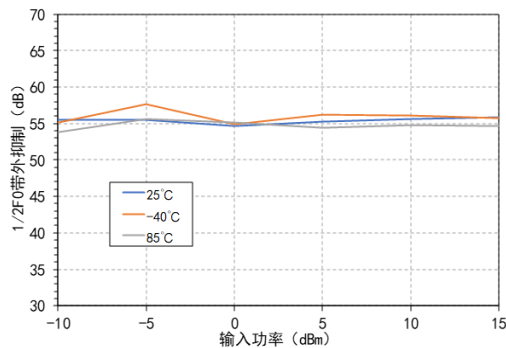
2F0带外抑制VS输入功率



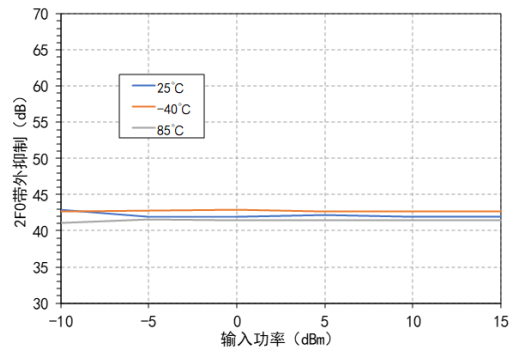
中心频点插损VS输入功率@Vt=12V



1/2F0带外抑制VS输入功率@Vt=12V



2F0带外抑制VS输入功率@Vt=12V



**极限工作参数**

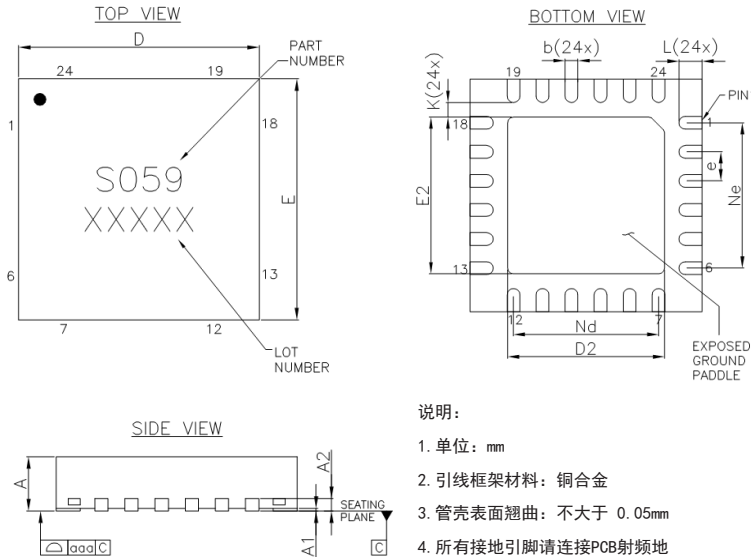
最大输入功率	20dBm
控制电压范围	-0.5V~16V
存储温度范围	-65°C~+150°C
工作温度范围	-40°C~+85°C
静电防护等级 (HBM)	Class 1A

**封装信息**

型号	封装材料	焊盘镀层	MSL等级 <sup>[1]</sup>	封装标识 <sup>[2]</sup>	环保要求
SIF059SP4	绿色树脂化合物	Sn或NiPdAu	MSL 3	S059 XXXXX	符合RoHS

<sup>[1]</sup> 最高回流焊温度260°C

<sup>[2]</sup> XXXXX为批号

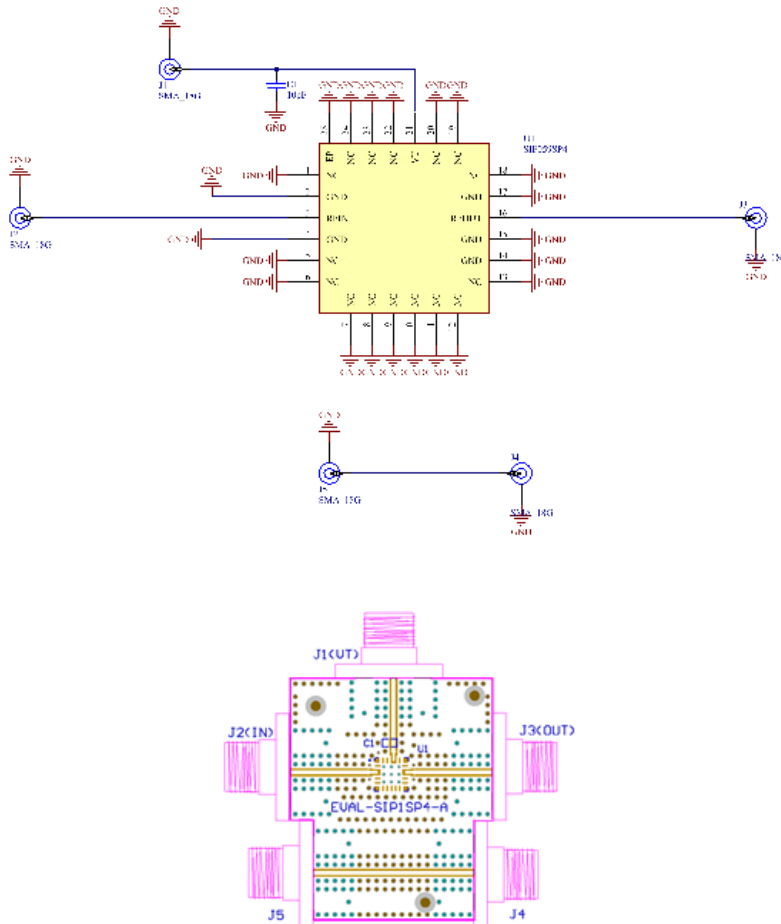
**外形尺寸**


Symbol	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.20Ref		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
D2	2.55	2.70	2.80
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.55	2.70	2.80
K	0.20	---	---
L	0.275	0.375	0.50
aaa	0.08		

## 引脚定义

引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	NC	空置	13	NC	空置
2	GND	射频地	14	NC	空置
3	RF IN	射频输入	15	NC	空置
4	NC	空置	16	RFOUT	射频输出
5	NC	空置	17	GND	射频地
6	NC	空置	18	NC	空置
7	NC	空置	19	NC	空置
8	NC	空置	20	NC	空置
9	NC	空置	21	Vt	调谐电压
10	NC	空置	22	NC	空置
11	NC	空置	23	NC	空置
12	NC	空置	24	NC	空置

备注：使用时，4、15 NC引脚建议接射频地



Designator	Description
C1	多层陶瓷电容器 0402 10pF
J1, J2, J3, J4, J5	SMA PCB接头
U1	SIF059SP4
J1, J2, J3, J4, J5推荐使用南京傲文D550B12E01-048型 SMA接头	

电路板材:Rogers4350B

器件应用的电路板应按射频电路的设计方法设计,信号线按50 ohm阻抗设计,同时封装壳体的接地引脚就近接地(与图中类似),连接顶层与底层接地面应有足够多的接地孔。

向仕芯半导体申请可获得评估板。