

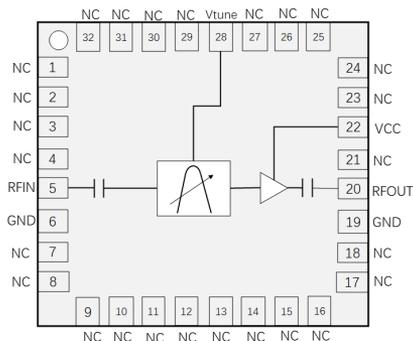
### 性能特点

- 工作频段：4GHz~8GHz
- 带外抑制：45dBc
- 带内插损：5dB~8dB
- 3dB带宽：9%
- 封装尺寸：32引脚QFN，5mmx5mm

### 典型应用

- 雷达
- 测试测量
- 仪器仪表
- 5G通信

### 功能框图



### 概述

SIF060SP5型电调带通滤波器具有快速的调谐响应，优异的带宽抑制等特性。通过施加0V~15V之间的模拟调谐电压，可控制中心频率为4GHz~8GHz。

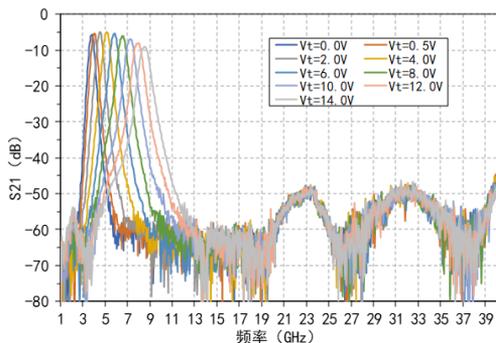
SIF060SP5型带通滤波器采用32引脚5mmx5mm表贴无引线塑料封装。引脚焊盘镀层为NiPdAuAg。

### 电性能表 (TA=+25°C)

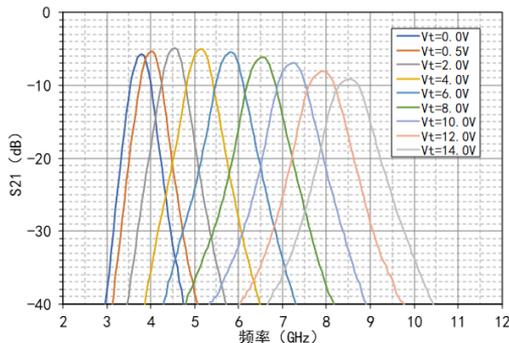
参数名称	最小值	典型值	最大值	单位
中心频率范围	4		8	GHz
带外抑制		45		dBc
带内插入损耗		5~8		dB
3dB带宽		9		%
输入回波损耗		12		dB
输出回波损耗		15		dB
VCC偏置电压		5		V
Vtune控制电源范围	0		14	V
ICC偏置电流		30		mA
Vtune端口电流			10	uA
推荐输入功率			15	dBm
切换时间		250		ns

### 测试曲线

S21 VS 频率



S21 VS 频率

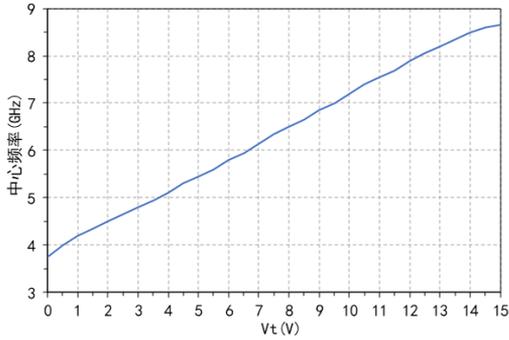


测试曲线

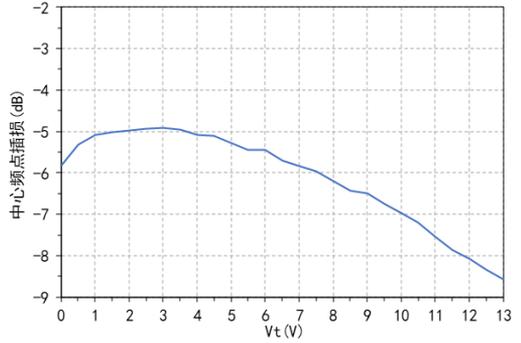
SIF

滤波器系列

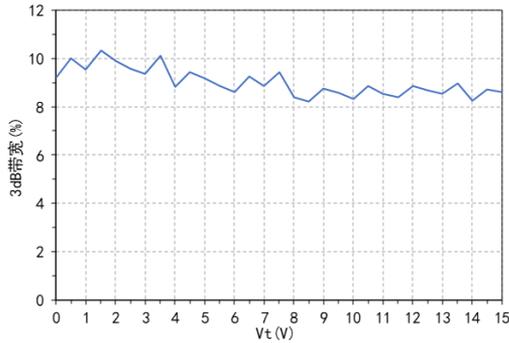
中心频率 VS Vt



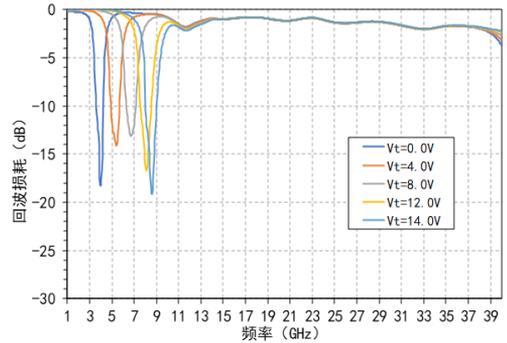
中心频点插损 VS Vt



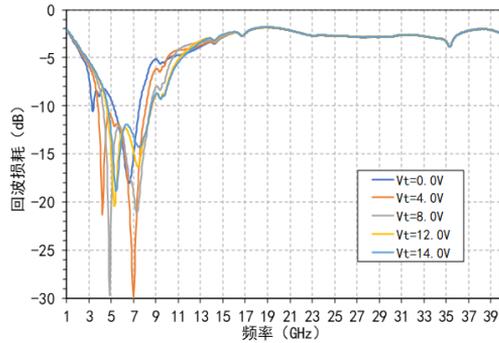
3dB带宽 VS Vt



输入回波损耗VS频率



输出回波损耗VS频率



## 极限工作参数

最大输入功率	20dBm
偏置电压范围	5.5V
控制电压范围	-0.5V~16V
存储温度范围	-65°C~+150°C
工作温度范围	-40°C~+85°C
静电防护等级 (HBM)	TBD

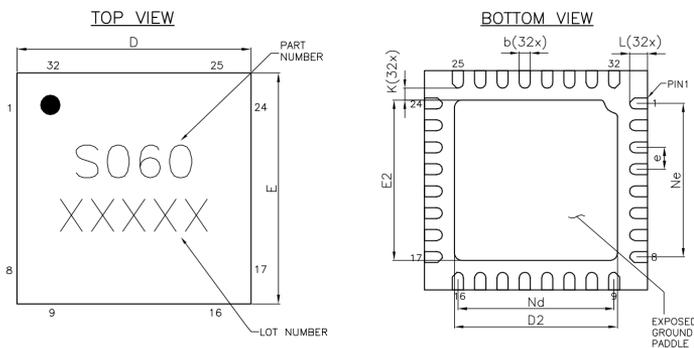
## 封装信息

型号	封装材料	焊盘镀层	MSL等级 <sup>[1]</sup>	封装标识 <sup>[2]</sup>	环保要求
SIF060SP5	绿色树脂化合物	NiPdAuAg	MSL 3	S060 XXXXX	符合RoHS

[1] 最高回流焊温度260°C

[2] XXXXX为批号

## 外形尺寸



Symbol	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.20Ref		
b	0.18	0.25	0.30
D	4.90	5.00	5.10
D2	3.50	3.65	3.75
e	0.50BSC		
Ne	3.50BSC		
Nd	3.50BSC		
E	4.90	5.00	5.10
E2	3.50	3.65	3.75
K	0.20	---	---
L	0.30	0.40	0.50
aaa	0.08		

说明:

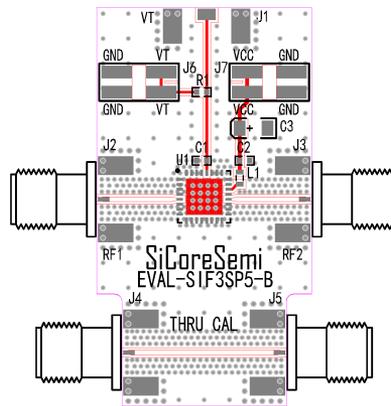
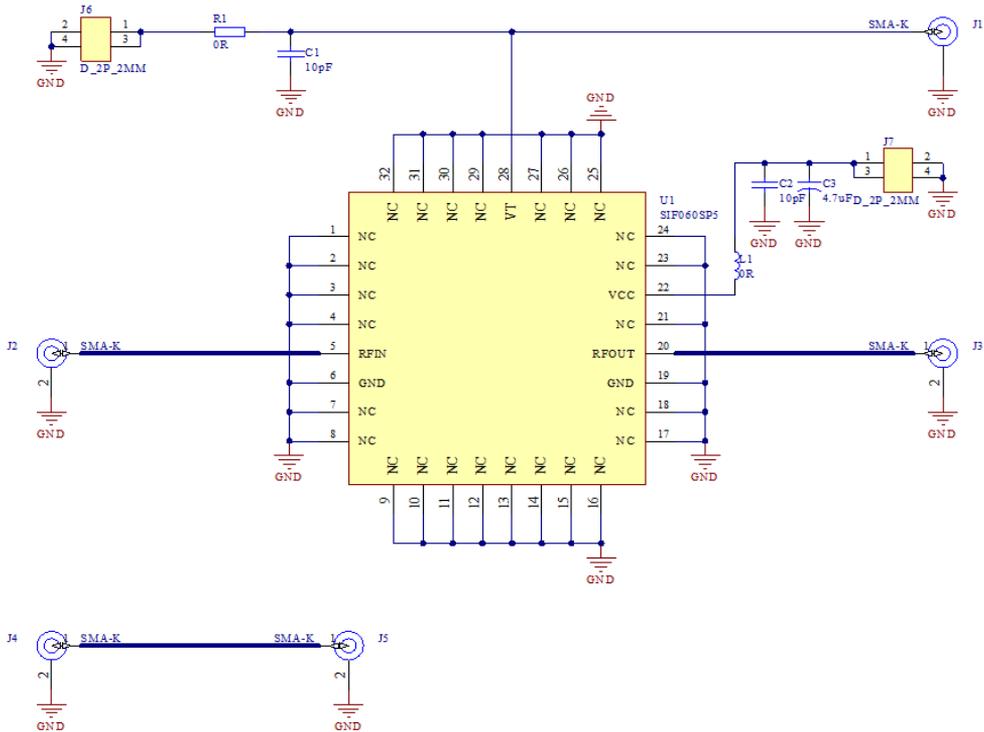
1. 单位: mm
2. 引线框架材料: 铜合金
3. 管壳表面翘曲: 不大于 0.05mm
4. 所有接地引脚请连接PCB射频地

**引脚定义**

引脚编号	功能符号	功能描述	引脚编号	功能符号	功能描述
1	NC	空置	17	NC	空置
2	NC	空置	18	NC	空置
3	NC	空置	19	GND	射频地
4	NC	空置	20	RFOUT	射频输出
5	RF IN	射频输入	21	NC	空置
6	GND	射频地	22	VCC	直流偏置
7	NC	空置	23	NC	空置
8	NC	空置	24	NC	空置
9	NC	空置	25	NC	空置
10	NC	空置	26	NC	空置
11	NC	空置	27	NC	空置
12	NC	空置	28	Vtune	直流控制
13	NC	空置	29	NC	空置
14	NC	空置	30	NC	空置
15	NC	空置	31	NC	空置
16	NC	空置	32	NC	空置

备注：使用时，4、21 NC引脚及底部PADDLE焊盘建议接射频地

评估板



Designator	Description
C1, C2	10pF 多层陶瓷电容器 0402
C3	4.7UF 钽电容 1206
J6, J7	D_2P_2MM DC引脚
R1	0R 陶瓷贴片电阻 0402
J1, J2, J3, J4, J5	SMA-接头D550B12E01-048
U1	SIF060SP5
J1, J2, J3, J4, J5推荐使用南京傲文D550B12E01-048型 SMA接头	

电路板材:Rogers4350B

器件应用的电路板应按射频电路的设计方法设计, 信号线按50 ohm阻抗设计, 同时封装壳体的接地引脚就近接地(与图中类似), 连接顶层与底层接地面应有足够多的接地孔。

向仕芯半导体申请可获得评估板。