

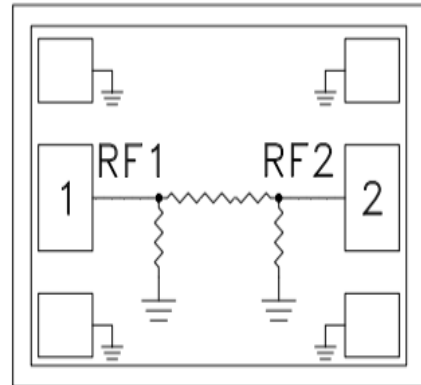
性能特点

- 工作频段：DC~40GHz
- 9种衰减量：1、2、3、4、5、6、7、8、10dB
- 功率容量：2.5W
- 芯片尺寸：1.20mm*1.00mm*0.10mm

典型应用

- 移动基础设施
- 卫星通信
- 微波
- 仪器仪表

功能框图



概述

SIAT15X-J是一系列宽带定值50欧姆匹配衰减器芯片，可以在频带内提供1、2、3、4、5、6、7、8和10 dB极为平坦的衰减量与优良的驻波性能。

该系列宽带衰减器具有低电感的片上过孔，不需要额外的接地连接。且采用GaAs工艺制造，芯片背面镀金。

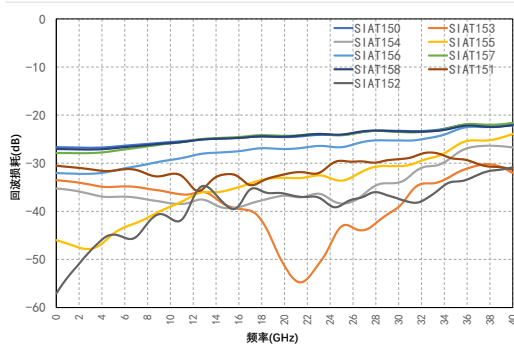
电性能表 (TA = +25° C, 50 Ohm system)

器件型号	衰减量	回波损耗	衰减容差		单位
			DC~25	25~40	GHz
SIAT151	1	21	±0.3	±0.3	dB
SIAT152	2	21	±0.3	±0.3	dB
SIAT153	3	21	±0.3	±0.3	dB
SIAT154	4	21	±0.3	±0.3	dB
SIAT155	5	21	±0.2	±0.4	dB
SIAT156	6	21	±0.2	±0.4	dB
SIAT157	7	21	±0.3	±0.4	dB
SIAT158	8	21	±0.2	±0.6	dB
SIAT150	10	21	±0.2	±0.6	dB

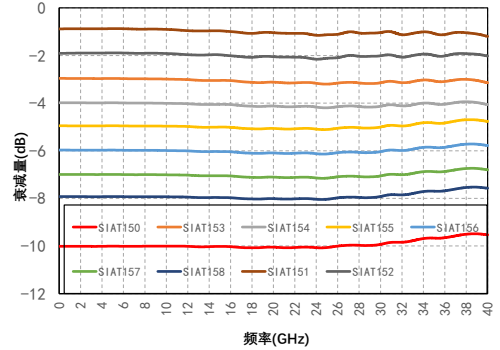
注:以上测试数据为芯片放在探针台上用探针直接测试的数据。

测试曲线

回波损耗VS频率



衰减量VS频率



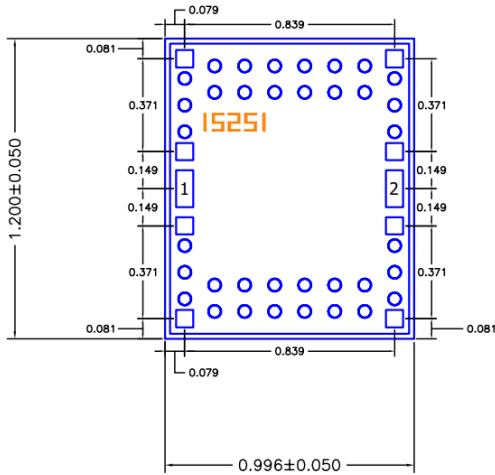
SIAT

绝对最大额定值

器件型号	SIAT151	SIAT152	SIAT153	SIAT154	SIAT155	SIAT156	SIAT157	SIAT158	SIAT150
输入功率 (dBm)	40	40	40	40	40	40	40	40	40
存储温度 (°C)	-65~+150								
工作温度 (°C)	-40~+85								
ESD Sensitivity (HBM)	Class 1B								

固定衰减器系列

外形尺寸

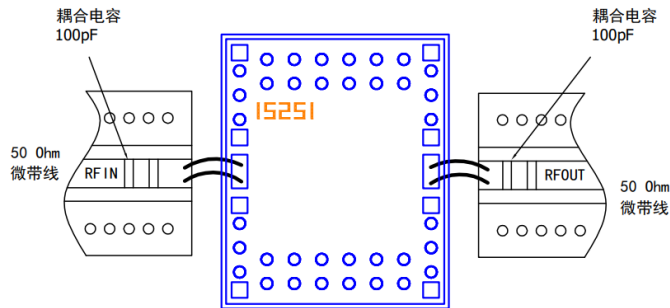


- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸: 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100 ± 0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

SIAT

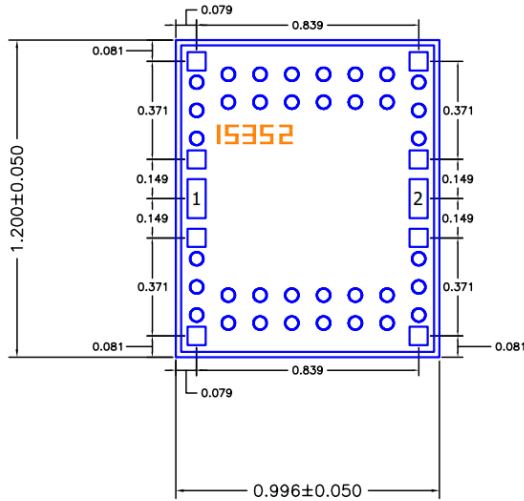
固定衰减器系列

芯片装配图



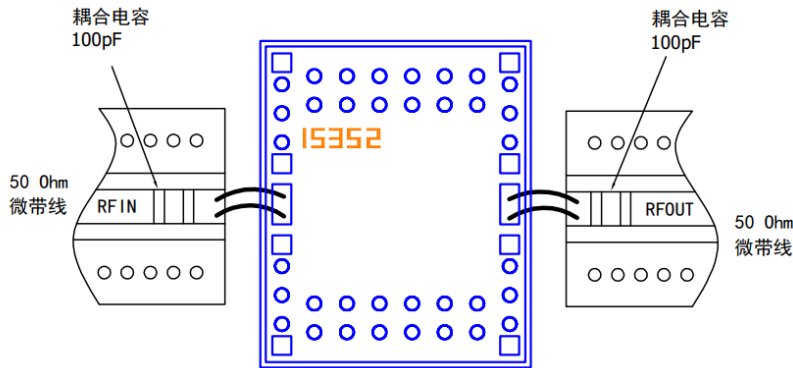
- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



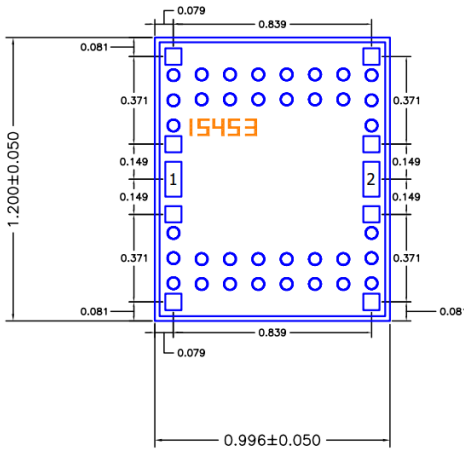
- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸: 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100 ± 0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



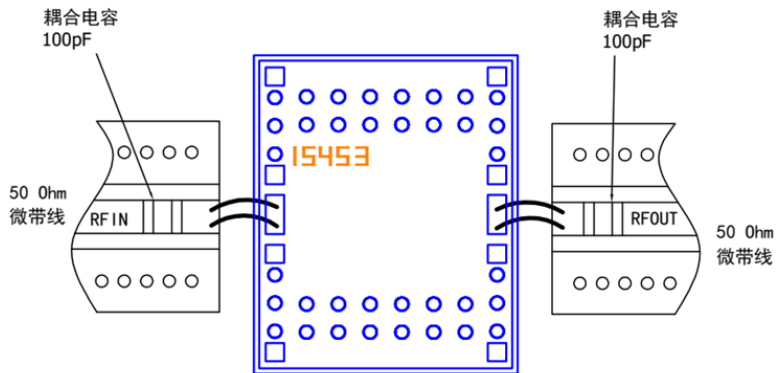
- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



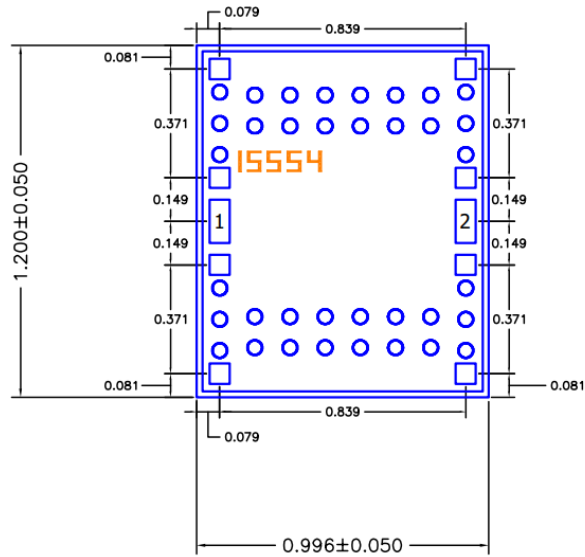
- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸:
 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100±0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点
 也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



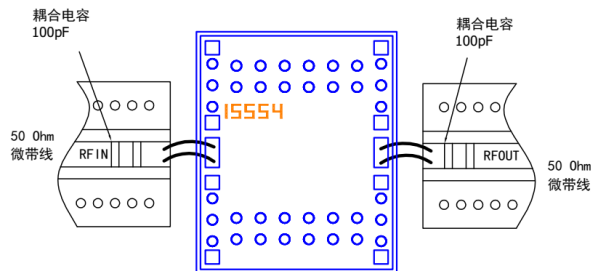
- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



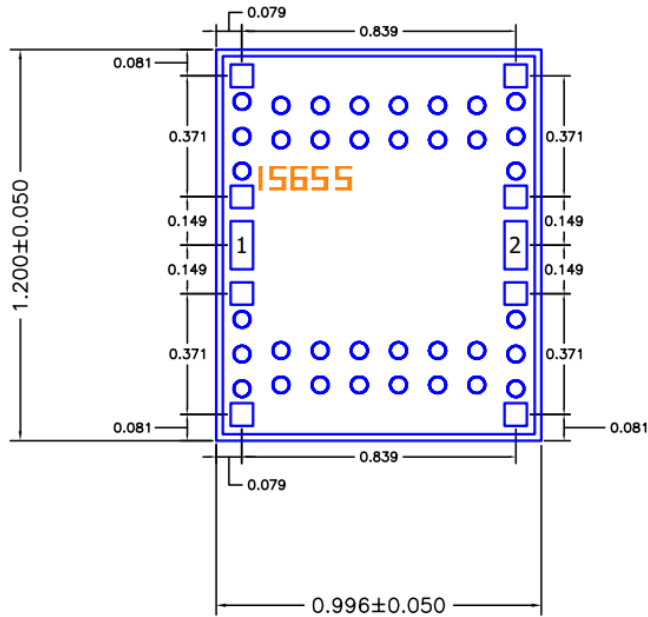
- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸:
 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100 ± 0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点
 也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



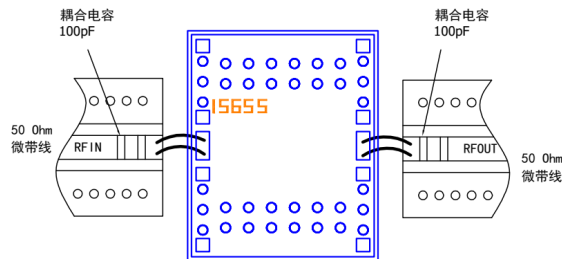
- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



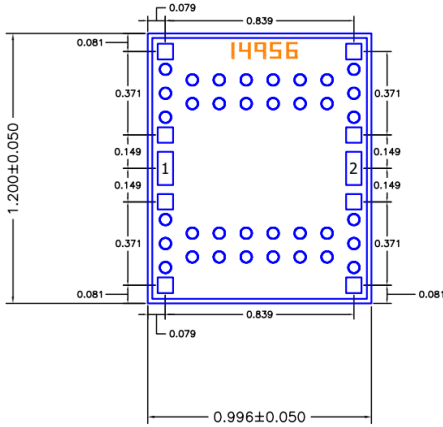
- 说明:1. 单位:毫米
2. 键合压点镀金, 压点尺寸:
0.069*0.069 (mm)与0.069*0.148 (mm)
 3. 芯片厚度:0.100±0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



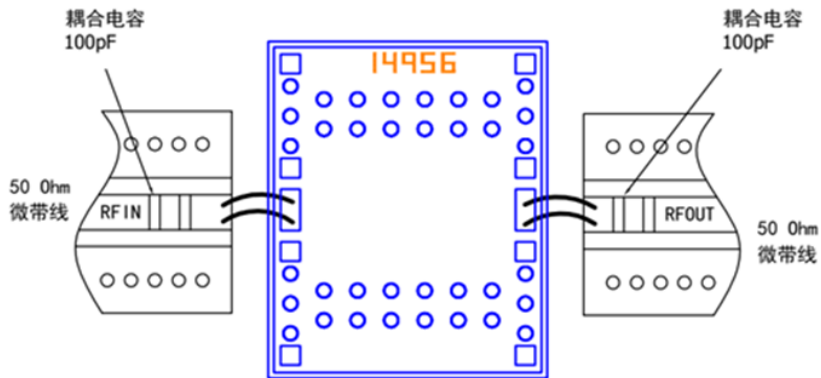
- 说明:1. 芯片背面接地, 粘接材料: 导电胶
2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



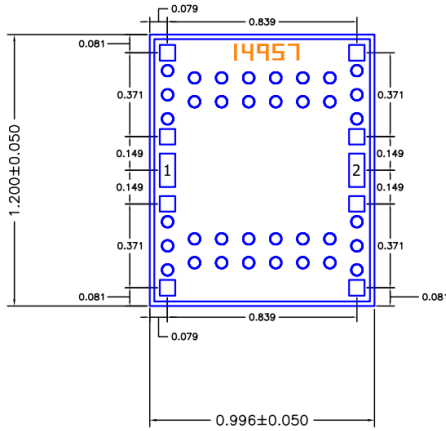
- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸:
 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100±0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



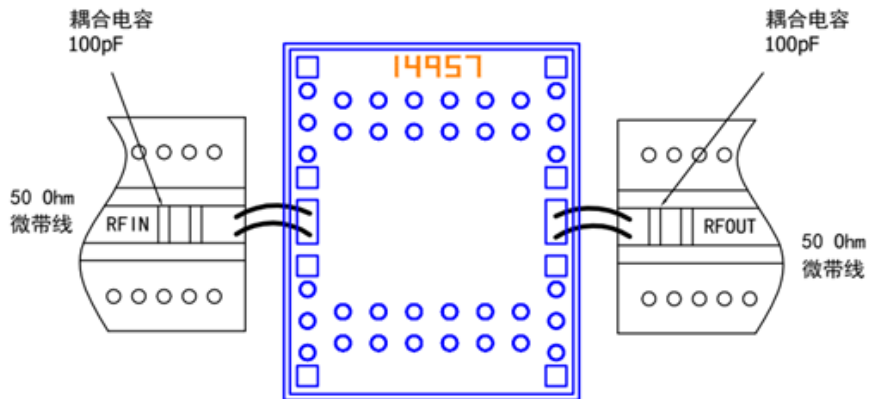
- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



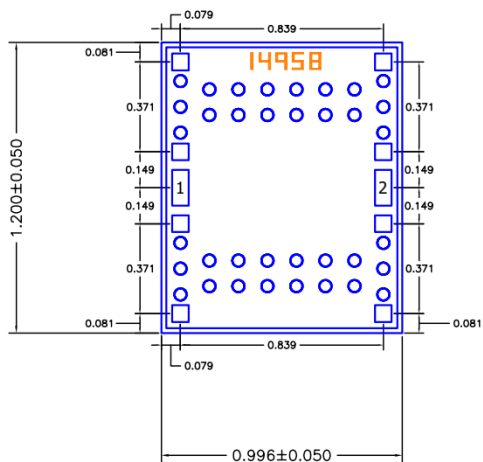
- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸:
 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100 ± 0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

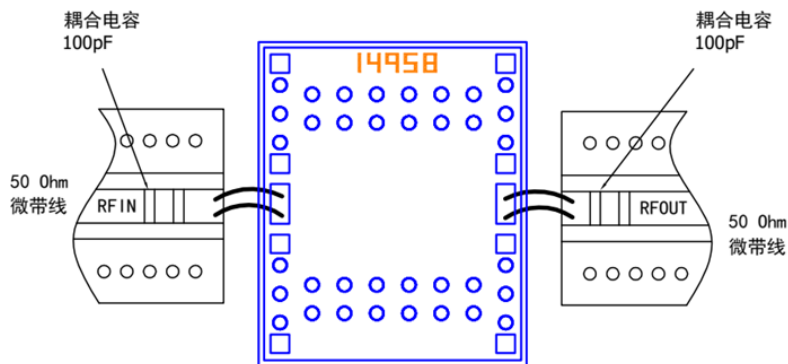
外形尺寸



说明:1. 单位:毫米

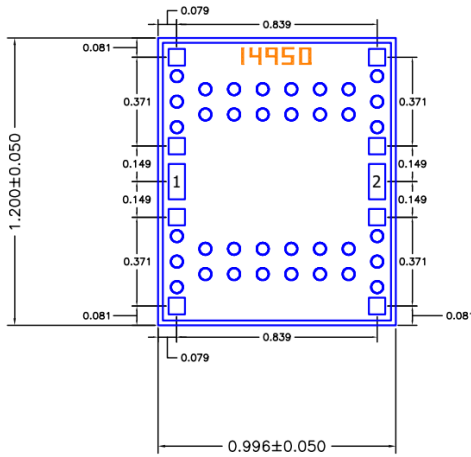
2. 键合压点镀金, 压点尺寸:
0.069*0.069 (mm) 与 0.069*0.148 (mm)
3. 芯片厚度: 0.100±0.015mm
4. 不能在通孔上进行键合, 未编号键合压点也不需要键合
5. 芯片背面镀金
6. 芯片背面接地

芯片装配图



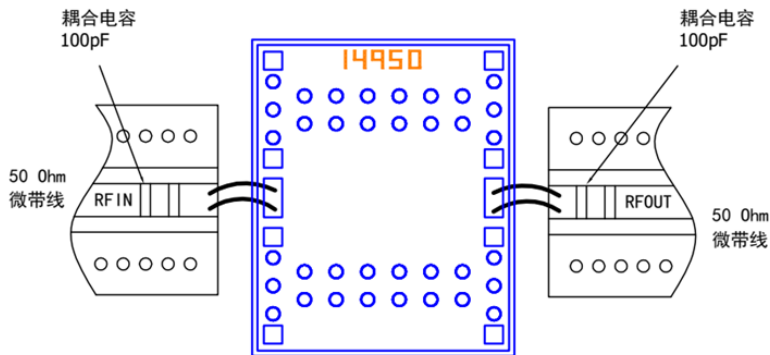
- 说明:1. 芯片背面接地, 粘接材料: 导电胶
2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短

外形尺寸



- 说明: 1. 单位: 毫米
 2. 键合压点镀金, 压点尺寸:
 0.069*0.069 (mm) 与 0.069*0.148 (mm)
 3. 芯片厚度: 0.100±0.015mm
 4. 不能在通孔上进行键合, 未编号键合压点
 也不需要键合
 5. 芯片背面镀金
 6. 芯片背面接地

芯片装配图



- 说明: 1. 芯片背面接地, 粘接材料: 导电胶
 2. 芯片键合线材料: 1mil Au
 3. 键合时图中键合线尽量短